

DOI:10.3969/j.issn.1001-4551.2014.09.023

# 模块化多电平变换器基本单元的设计与优化

谢 瑞<sup>1</sup>, 周志超<sup>1</sup>, 钱 锋<sup>1</sup>, 高志林<sup>1</sup>, 吕自波<sup>2</sup>, 王 莹<sup>2</sup>, 李广地<sup>2</sup>, 邓 焰<sup>2\*</sup>

(1. 浙江省电力设计院, 浙江 杭州 310027; 2. 浙江大学 电气工程学院, 浙江 杭州 310027)

**摘要:**针对现有的模块化多电平变换器基本单元的设计方案所存在的通信机构复杂, 可靠性低的问题, 对子模块的结构设计、通信设计及优化等问题进行了研究, 在此基础上提出了一种新的子模块设计方案, 同时给出了其与上层控制器的通信协议。该通信协议利用两根光纤完成子模块与上层控制器的信息交互, 其中子模块的电压与状态信息通过串行通讯方式上传给上层控制器, 而由上层控制器所产生的驱动与保护命令等信号通过光纤时分复用技术发送至子模块, 由子模块进行解析并完成相关任务。研究结果表明, 所提出的设计方案能够可靠地完成子模块与上层控制器之间的通信, 所用光纤减少为 2 根, 简化了其上层控制器之间通信机构的设计, 同时提高了模块化多电平变换器系统的可靠性。

**关键词:**模块化多电平变换器; 柔性直流输电; 子模块设计; 光纤时分复用

中图分类号: TM4

文献标志码: A

文章编号: 1001-4551(2014)09-1206-07

## Design and optimization of the basic unit of modular multilevel converter

XIE Rui<sup>1</sup>, ZHOU Zhi-chao<sup>1</sup>, QIAN Feng<sup>1</sup>, GAO Zhi-ling<sup>1</sup>,  
LV Zi-bo<sup>2</sup>, WANG Ying<sup>2</sup>, LI Guang-di<sup>2</sup>, DENG Yan<sup>2</sup>

(1. Zhejiang Electric Power Design Institute, Hangzhou 310027, China;  
2. College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China)

**Abstract:** For the problems that the existing design schemes of the basic unit of modular multilevel converter (MMC) are too complex and unreliable, the research on structural design, communication design and their optimization was studied. A novel design scheme of sub-module and the corresponding communication protocols between it and the upper controller were proposed. In the scheme, two optical fibers were used to complete the communication work. The voltage and states of the sub-module were uploaded to the upper controller by serial communication interface (SCI). At the same time, the switch signal and protection order generated by the upper controller were sent to sub-module by the time division multiplexing technology, and then analyzed by the sub-module controller to execute the corresponding task. The results indicate that the proposed design scheme can accomplish the communication between the upper controller and sub-module reliably. The usage of optical fiber is reduced to two, which simplify the communication mechanism and enhance the reliability of the overall system of MMC.

**Key words:** modular multilevel converter(MMC); VSC-HVDC; design of sub-module; time division multiplexing technology

## 0 引 言

模块化多电平变换器(MMC)最早由德国学者 A. Lesnicar 与 R. Marquardt 提出<sup>[1]</sup>, 随后德国西门子公司将其应用到了其高压直流输电工程 Trans Bay Ca-

bleProject 中并取得了巨大的成功<sup>[2]</sup>。相比传统直流输电系统使用的两电平与三电平变换器<sup>[3]</sup>, MMC 采用子模块级联的办法, 避免了开关管的直接串联, 提高了变换器的可靠性。此外, 其多电平的设计相对于两电平与三电平变换器具有开关损耗低、电压谐波含量小、

收稿日期: 2014-05-04

作者简介: 谢 瑞(1979-), 男, 浙江杭州人, 主要从事智能变电站电气工程设计和电力电子技术方面的研究. E-mail: zurd@sina.com

通信联系人: 邓 焰, 男, 副教授, 硕士生导师. E-mail: dengyan@zju.edu.cn

电磁干扰低等诸多优势。另一方面,MMC 高度模块化的结构特点使得其比传统的多电平变换器,诸如中点箝位型(NPC)与飞跨电容型(FC)多电平变换器更容易进行电平数的扩展与冗余容错的设计。因此,在高压大容量直流输电等领域内,MMC 迅速成为了研究热点<sup>[4-7]</sup>。

子模块电路是 MMC 的基本单元。为了控制与扩展的方便,MMC 子模块电路除了包括基本的功率电路外,还包括控制子模块完成各种功能的控制电路以及与上层控制器的通信单元。实际工程中的 MMC 系统往往包含有大量的子模块单元,子模块的结构与功能特点直接决定了 MMC 控制与通信系统的设计。

文献[8-10]所采用的子模块设计方案不带控制器。在这种设计方案中,为了完成子模块与上层控制器的通信,需要设计较为复杂的电路对信号进行调理,并且每个子模块完成与上层控制器的通信至少需要 3 根光纤,这种设计方案灵活性低,并且当子模块数量较多时也很不经济。此外,上层控制器需要同时完成系统级的控制算法与模块级的控制算法,负担很重,往往需要功能强大且价格昂贵的控制器,增加了系统设计的难度与成本。文献[11-14]提出了在模块中加入一个简单的控制芯片用于控制信号的简单处理,该设计方案简化了控制信号的调理,并把单个子模块的通信光纤数量减少为两根。但是该方案中子模块控制器参与调制,需要为所有子模块控制器设计一套复杂的同步机制,并且在加入了同步机制后各个子模块时钟依然存在时间差,严重时会造成 MMC 输出电压波形畸变。文献[15-16]设计的子模块包含一块运算功能强大的 FPGA 芯片,并且子模块不参与调制,控制系统不需要为子模块控制器设计同步机制。但是具体的通信协议在这两篇文献中并未被提及。此外,很多 MMC 控制方案需要子模块控制器完成子模块电容电压的控制<sup>[17-19]</sup>,这需要大规模的数据运算。而 FPGA 实质上由大量逻辑门阵列组成,适合于处理逻辑运算,在处理数据运算时程序复杂且并无优势,因此该设计方案也不利于缩短开发时间。

针对现有 MMC 子模块设计方案的缺陷,本研究提出了一种设计方案,并给出了其与上层控制器之间详细的通信协议。所提的设计方案中子模块控制器采用 TI 公司的 TMS320F28035,该控制芯片功能强大,可以处理大量数据的计算。子模块控制器将子模块电压采样值与子模块状态信息按通信协议编码上传至上层控制器;另一方面,驱动信号由上层控制器产生,无需

设计同步机制。该方案还将上层控制器产生的驱动信号与其他命令通过光纤时分复用技术合并为一路线号发送至子模块控制器,单个子模块完成与上层控制器之间的通信只需两根通信光纤。因此,该方法相比于原有的设计方案,既保留了它们的优势又规避了它们的缺陷。

## 1 模块化多电平变换器原理

MMC 及其子模块的电路原理图如图 1 所示。 $N + 1$ 电平的 MMC 每个桥臂由  $N$  个结构完全相同的子模块电路组成。子模块由两个开关管组成半桥结构,并与一个储能电容并联。与普通的两电平或者三电平变换器不同,MMC 交流侧电感分成两个相等的部分接在单相电路桥臂中点两侧,它们除了作为滤波电感外还起着抑制桥臂环流的作用。

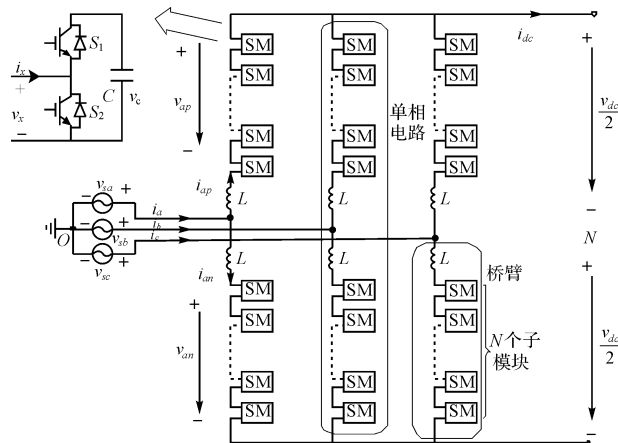


图 1 MMC 及其子模块电路原理图,  $N + 1$  电平

为了将子模块不同的工作状态进行数字化处理,定义开关函数:

$$s_{xk} = \begin{cases} 1 & S_1 \text{ 导通}, S_2 \text{ 关闭} \\ 0 & S_1 \text{ 关闭}, S_2 \text{ 导通} \end{cases} \quad (1)$$

假设 MMC 中各个子模块电压均相等,为  $v_c$ ,根据图 1 所示子模块具体结构,可以得到关于开关函数的如下方程:

$$\begin{cases} v_{xp} = v_c \cdot \sum_{k=1}^N S_{xk_p} \\ v_{xm} = v_c \cdot \sum_{k=1}^N S_{xk_n} \end{cases} \quad (2)$$

其中: $x = a, b, c$ ,即各单相下标。

在 MMC 中,同一时刻上、下桥臂投入的子模块数量总和为  $N$ ,即:

$$\sum_{k=1}^N S_{xk_p} + \sum_{k=1}^N S_{xk_n} = N \quad (3)$$

如图 1 所示,根据 KVL 定理,可以得到如下方程:

$$\begin{cases} v_{xp} = \frac{v_{dc}}{2} + L \frac{di_{xp}}{dt} + v_{NO} - v_{sx} \\ v_{xn} = \frac{v_{dc}}{2} - L \frac{di_{xn}}{dt} - v_{NO} + v_{sx} \end{cases} \quad (4)$$

根据 KCL 定理,则得到方程:

$$i_x = i_{sp} + i_{xn} \quad (5)$$

将式(4)中两公式相减并将式(5)代入其中整理得到

$$v_{sx} = \frac{v_{xn} - v_{xp}}{2} + \frac{L}{2} \frac{di_x}{dt} + v_{NO} \quad (6)$$

当 MMC 三相电路处于平衡状态,在分析变换器基频特性时,可以认为直流侧中点  $N$  与交流侧中性点  $O$  电势相同,即  $v_{NO} = 0$ ,则式(6)可进一步简化为:

$$v_{sx} = \frac{v_{xn} - v_{xp}}{2} + \frac{L}{2} \frac{di_x}{dt} \quad (7)$$

将式(2,3)代入式(7),则得到:

$$v_{sx} = \left( \sum_{k=1}^N S_{xk-n} - \frac{N}{2} \right) v_c + \frac{L}{2} \frac{di_x}{dt} \quad (8)$$

式(8)即为 MMC 交流侧方程,可见 MMC 交流侧电压等于桥臂电压再叠加上一个与交流侧电流有关的正弦量。忽略上述交流量,根据式(8)可以画出的多电平电压输出示意图如图 2 所示。由图 2 可见,MMC 系统正是同过控制桥臂各个子模块的工作状态,在交流侧实现了对正弦电压的逼近。

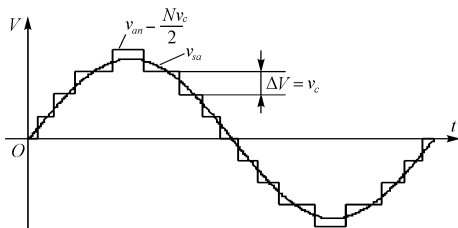


图 2 A 相电压多电平输出示意图

## 2 子模块的设计

上一节简要论述了 MMC 的原理,通过各桥臂子模块工作状态的切换实现了 MMC 的多电平输出。因此,子模块作为 MMC 的基本单元在整个 MMC 系统中的地位非常关键。优秀的设计方案不仅需要使子模块能够完成其应有的基本功能,还应使其与上层控制器的通信得到简化,从而方便 MMC 系统的扩展。

### 2.1 子模块的结构设计

子模块电路结构框图与信息流如图 3 所示,根据子模块的功能要求可以将子模块电路划分成 3 个基本的组成部分,即控制电路、开关电路以及储能电容。其中储能电容由一个或者多个电解电容串并联组成。开

关电路有两种基本的结构:全桥型结构与半桥型结构。以全桥型结构为基础的子模块除了输出正电平与零电平外还可以输出负电平,适合于柔性交流输电 (FACTS) 等应用场合。而在 HVDC 的应用场合中一般采用如图 1 所示的半桥结构。开关电路中还有一个重要的组成部分,旁路开关。实际电路中旁路开关一般采用晶闸管。当子模块发生故障时,旁路开关闭合,故障子模块退出运行,而不影响 MMC 其他子模块的正常工作。

控制电路是子模块的关键部分,主要功能包括控制开关电路的开关动作,采样储能电容的电压,完成与上层控制器的通信。为了完成上述功能,本研究所设计的控制电路主要包括控制器、采样电路、保护电路、驱动电路以及通信电路 5 个部分。控制电路的基本结构及其各部分之间的信息流如图 3 所示。

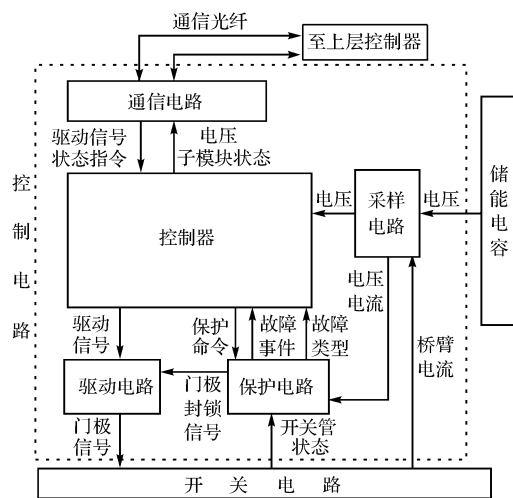


图 3 子模块电路结构框图与信息流

需要注意的是,保护电路一方面可以接收来自控制器的保护命令,向驱动电路发出封锁信号,即为控制器保护(软件保护);另一方面可以判断采样电路发送来的电压、电流信息并监控流过开关管的电流,若超过门限值,则向驱动电路发送封锁信号,并产生故障事件发送给控制器,同时通过自身的逻辑电路判断故障类型,等待控制器查询,即为硬件保护。这两套机制的组合使得子模块既能够迅速处理本地故障,并将故障事件上报控制器,又可以响应上层控制器发送的保护命令。

### 2.2 通信协议

如图 3 所示,总结子模块与上层控制器之间所需传输的信息,包括子模块的电压与状态信息,上层控制器的驱动信号与命令。其中,子模块状态信息又包括等待上层命令状态 (Waiting)、正常工作 (Working)、过

压(OV)、过流(OC)、开关管  $S_1$  保护(Falut1)、开关管  $S_2$  保护(Falut2),软件保护(SofPro);上层控制器的命令包括保护命令、唤醒(从保护或停机状态回到正常工作状态)以及正常停机状态。为了提高子模块与上层控制器的可靠性,通信电路采用光纤通信。若是上述所有不同的信号分别采用一根光纤进行传输,则需要大量的光纤,这使得通信系统变得非常复杂且不经济。

为解决上述问题,需要将上述信号进行一定的整合。如图3所示,本研究通过子模块控制器将子模块所有状态信息与采样电压编码为一路信号,通过一根光纤上传给上层控制器;另一方面将上层控制器向下发送的所有信息也整合为一组信号,通过另一根光纤发送给子模块,由子模块控制器解析。这样,子模块与上层控制器的通信只需要两根光纤。

子模块向上传送的信号采用 SCI 通信方式。子模块上传至上层控制器的信号定义如图4所示,将子模块电压与状态信息编码为两帧数据,一共包括12位的电压信息与4位状态信息。其中第1帧低4位为状态信息,其具体数值代表的意义已在图4中作了定义,第一帧高4位为电压信息的低4位。第二帧数据则是电压信息的高8位。

将状态信息放在第一帧的低4位的原因是,串行通信技术中处于低位的信息首先传输。这样上层控制器可以首先获得对实时性要求更高的状态信息,从而

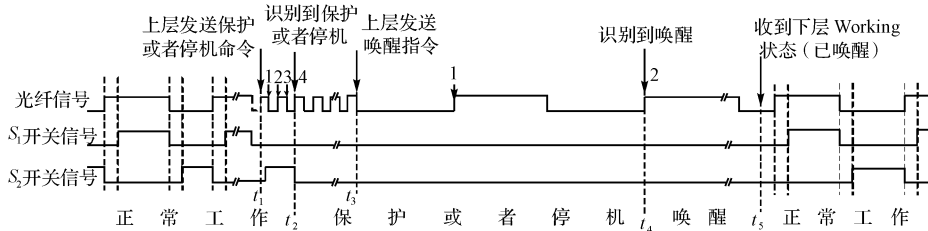


图5 脉冲信号时序示意图

(1)  $t_1$  时刻之前系统正常工作,上层控制器向下发送正常的驱动脉冲。子模块控制器将一路驱动脉冲调制为带死区的两路驱动信号发送给驱动电路。

(2)  $t_1$  时刻上层控制器向下发送高频脉冲, $t_2$  时刻子模块控制器检测到连续4个高频跳变沿,确认收到保护或者停机指令,将驱动信号闭锁。检测连续4个跳变沿的机制可以排除因偶然的孤立高频脉冲所造成的误保护。

(3)  $t_3$  时刻上层控制器向下发送低频脉冲, $t_4$  时刻子模块控制器检测到连续2个低频脉冲上升沿,确认唤醒,解除对驱动电路的封锁。此时,上层控制器还不会立即发送驱动脉冲,直到  $t_5$  时刻检测到子模块反馈

加快系统对子模块故障的响应速度。

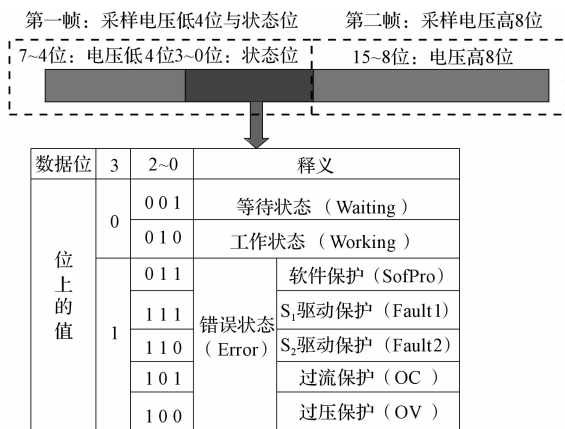


图4 子模块上传至上层控制器的信号定义

上层控制器向子模块发送的驱动与命令信号均对实时性要求较高,不能采用 SCI 通信。本研究采用光纤时分复用技术直接传递脉冲。首先,驱动信号本身即是一组连续脉冲,命名为驱动脉冲;其次,将保护命令也调制为一组连续脉冲,为了与开关脉冲相区分,其频率设定远高于驱动脉冲,即“高频脉冲”;由于子模块在正常停机与收到上层保护命令时的响应方式是相同的,因此将正常停机命令与保护命令合二为一;最后,将唤醒命令定义为一组“低频脉冲”,其频率低于驱动脉冲。

上层向下发送脉冲信号的时序如图5所示,大致的工作原理是:

的状态信息,上层控制器才会发送驱动脉冲使系统重新进入正常工作状态。

### 2.3 控制器功能设计与实现

控制器是子模块控制电路的核心,其主要任务是根据2.2节所提出的通信协议,解析上层控制器的驱动与状态指令,控制驱动电路与保护电路完成相关工作;同时,编码采样电路的电压信息与保护电路的故障信息并上报给上层控制器。该设计方案子模块控制器采用一块 TI 公司生产的 TMS320F28035 数字信号处理(DSP)芯片,该芯片带有增强捕捉(eCAP)单元,可以有效捕捉上升沿与下降沿事件并精确的算出脉宽时间,非常适合应用于2.2节所提的通信协议中实现对

不同频率脉冲的识别。

根据对子模块控制器的功能要求,在 DSP 上编写的程序的流程图如图 6、图 7 所示。其中,DSP 主程序流程图如图 6 所示,它主要完成控制器的初始化与工作状态的判定,向上层控制器发送子模块电压与状态信息。eCAP 中断程序流程如图 7 所示,该程序由脉冲边沿触发,主要完成解析上层控制器信号,以产生驱动信号、保护信号等。

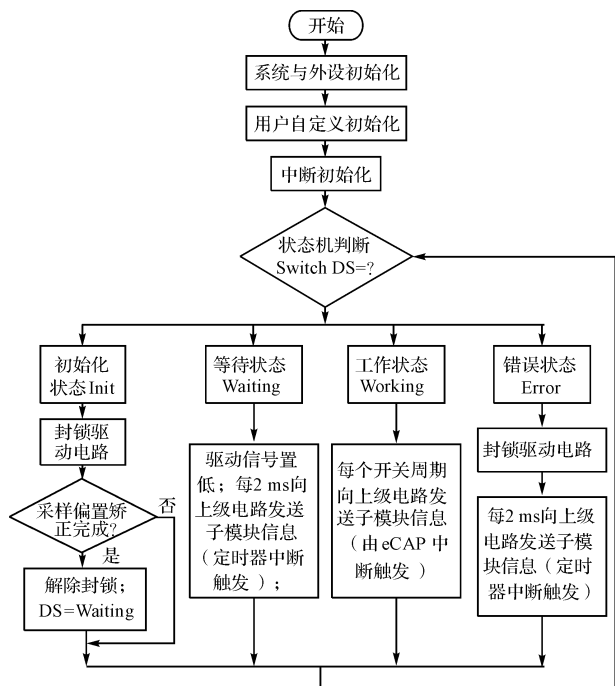


图 6 子模块控制器主程序流程图

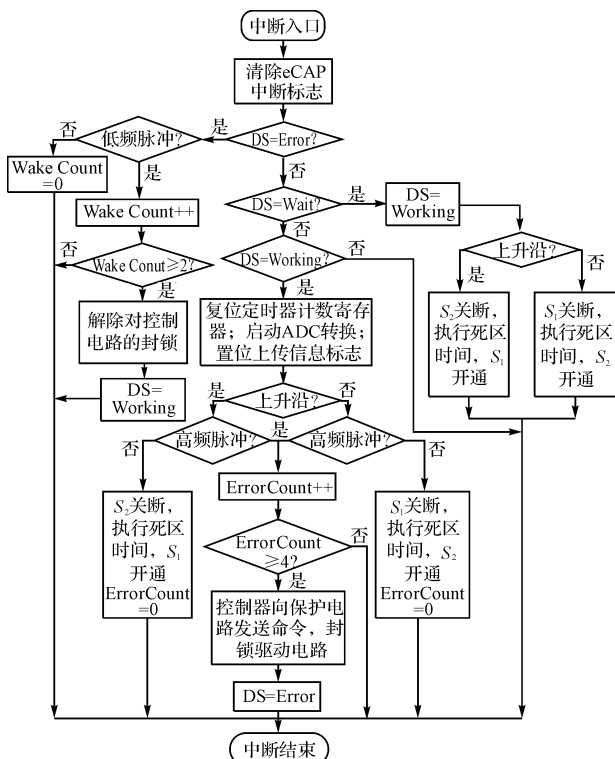


图 7 eCAP 中断程序流程图

### 3 实 验

按照所提出的设计方案,本研究实际搭建的子模块电路如图 8 所示,该子模块最大可处理功率为 5 kW。实验中测试了子模块驱动信号的产生,保护命令的执行以及向上发送信息等功能。此外,本研究在一台以该子模块为基础搭建的 9 电平 MMC 样机上验证了子模块设计方案的可行性。

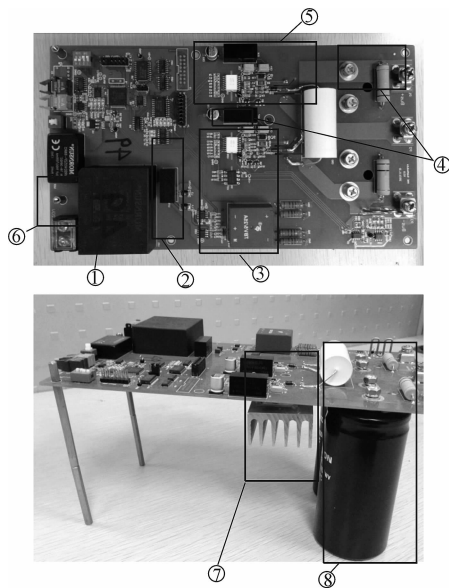


图 8 子模块电路板

- ①—控制器;②—保护电路;③—驱动电路;④—电流采样;
- ⑤—电压采样;⑥—通信电路;⑦—开关电路;⑧—储能电容

实验中相关的设定包括:①驱动信号的开关周期为 1 050 Hz,其脉宽按 50 Hz 正弦规律变化;②子模块两个开关管之间的死区时间为 3  $\mu$ s;③高频脉冲频率为 750 kHz,上升沿与下降沿均作为有效触发事件;④低频脉冲频率为 333 Hz,上升沿作为有效触发事件;⑤直流侧电压为 200 V;⑥门极封锁信号在子模块控制器由正常工作转为保护时由低电平变为高电平,唤醒后由高电平变为低电平;⑦通信波特率为 625 Kbps。

子模块控制器接收到上层控制器驱动信号并产生两路门极信号的实验波形如图 9 所示。

子模块对上层控制器所发送的高频脉冲响应的实验波形如图 10 所示。与图 5 中的理论情况不同的是,子模块并不能立即响应高频脉冲,其延时  $\Delta t = 21.3 \mu$ s,这是因为当上层控制器向下发送高频脉冲时,子模块控制器必须先处理完当前的中断程序才能响应高频跳变沿。这一实验结果也表明,上层控制器的软件保护实时性较差,不能代替子模块的硬件保护;

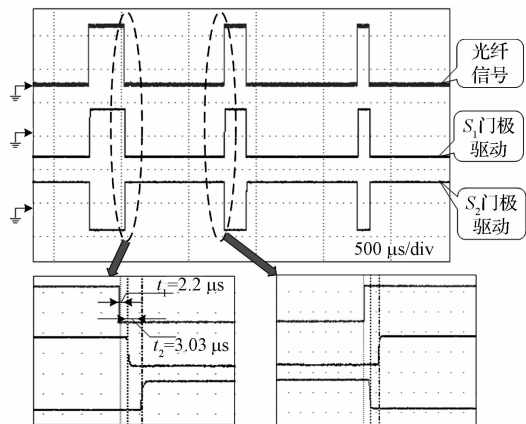


图9 子模块门极信号实验波形

$t_1$ —驱动电路的延时; $t_2$ —死区时间

其意义主要是:MMC 系统有子模块发生故障时对非故障子模块进行保护性停机。

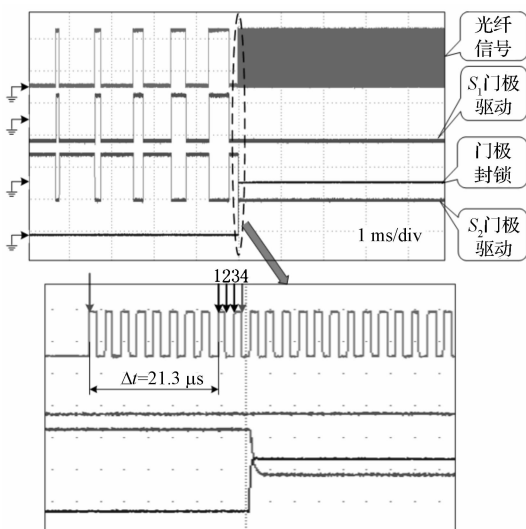


图10 子模块响应上层控制器保护或者停机命令的实验波形

子模块对唤醒命令的响应的实验波形如图 11 所示,可见其与图 5 中的理论情形基本一致。这是由于“低频脉冲”本身频率较低,延时时间对唤醒过程的影响比较小。

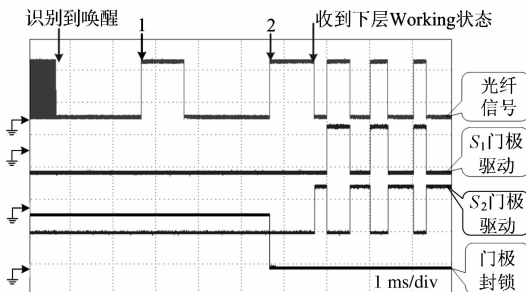


图11 子模块响应上层控制器唤醒指令的实验波形

子模块向上层控制器所发送的信息的实验波形如图 12 所示。实际中,SCI 通信方式每一帧数据除了 8

位数值之外还包括一个起始位、一个地址位、一个奇偶检验位以及一个停止位,处于低位的信息首先发送。子模块电压采样电路采样比为  $2.55 \times 10^{-3}$ ,ADC 转换的比例为 4 096/3.3,因此控制器中采样电压数值与实际电压值之比为 3.165:1。由图 12 可见,子模块正常工作与软件保护时向上层发送的状态信息分别为 B0010 与 B1011,这与图 4 中的定义是相一致的。正常工作时电压值为 B01001000,即 72,换算成实际电压为 22.75 V;直流母线电压为 200 V 时,9 电平 MMC 子模块电容电压理论值为 25 V,因此采样电压值与实际相符。

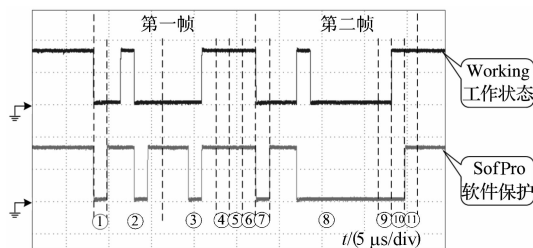


图12 子模块向上层控制器发送的信号波形的实验波形

①⑦—起始位;②—子模块状态信息;③—采样电压低 4 位;④⑨—地址为;⑤⑩—校验位;⑥⑪—停止位;⑧—采样电压高 8 位

最后,为了验证子模块设计方案的有效性,本研究给出的 9 电平 MMC 交流侧电压的实验波形如图 13 所示。与图 2 相比较可见,实验波形与理论波形相一致。

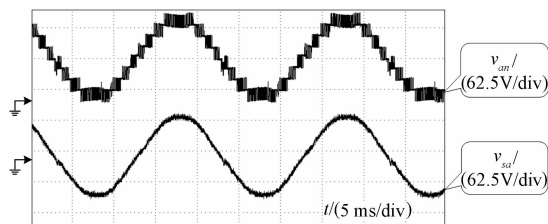


图13 MMC 桥臂电压与交流侧电压的实验波形

### 4 结束语

本研究提出了一种 MMC 子模块设计方案及其与上层控制其的通信协议,并对所提出的设计方案进行了实验验证。实验结果表明,笔者所设计的子模块功能完善,工作可靠。两根光纤的构架简化了 MMC 通信的设计,子模块控制器的加入使得 MMC 控制系统的设计更加灵活,增强了其可扩展性。

下一阶段,笔者将继续通过实验以获得关于该设计方案的各方面资料。通过分析实验数据,评价该设计方案的优劣,以作出进一步的改进。

## 参考文献 (References) :

- [1] LESNICAR A R M. An Innovative Modular Multilevel Converter Topology Suitable for a Wide Power Range[C]// 2003 IEEE Power Tech Conference Proceedings Bologna:[s. n.], 2003:3-6.
- [2] GEMMELL B, DORN J, RETZMANN D, et al. Prospects of Multilevel VSC Technologies for Power Transmission[C]. 2008 IEEE/PES Transmission and Distribution Conference and Exposition. McCormick Place:[s. n.], 2008:1-16.
- [3] MAGG T, MANCHEN M, KRIGE E, et al. Connecting networks with VSC HVDC in Africa:Caprivi Link Interconnector [C]// 2012 IEEE Power Engineering Society Conference and Exposition in Africa (PowerAfrica). Johannesburg:[s. n.], 2012:1-6.
- [4] YAPENG L, PENGFEI H, JIE G, et al. A Review of Module Multi-level Converters[C]// 2011 Seventh International Conference on Natural Computation. Benin:[s. n.], 2011: 1934-1940.
- [5] 杨晓峰,林智钦,郑琼林,等. 模块组合多电平变换器的研究综述[J]. 中国电机工程学报, 2013(6):1-15.
- [6] WANG J, BURGOS R, BOROYEVICH D. A Survey on the Modular Multilevel Converters-Modeling, Modulation and Controls[J]. 2013 IEEE Energy Conversion Congress and Exposition. Denver:[s. n.], 2013:3984-3991.
- [7] GLINKA M. PROTOTYPE of Multiphase Modular-multilevel-converter with 2 MW Power Rating and 17-level-output-voltage [C]// 2004 35th Annual IEEE Power Electronics Specialists Conference. Amheu:[s. n.], 2004:2572-2576.
- [8] 王思蕴. 模块化多电平变流器控制方法的研究[D]. 杭州:浙江大学电气工程学院, 2013.
- [9] ZHOU Y, JIANG D, HU P, et al. A prototype of modular multilevel converters[J]. **IEEE Transactions on Power Electronics**, 2014, 29(7):3267-3278.
- [10] HU P, JIANG D, ZHOU Y, et al. Energy balancing control strategy for modular multilevel converters under submodule fault conditions[J]. **IEEE Transactions on Power Electronics**, 2013, 29(9):5021-5030.
- [11] 吕 栋. 模块化多电平变流器子模块的构建与热设计[D]. 杭州:浙江大学电气工程学院, 2012.
- [12] 申斐斐. 模块化多电平变流器控制系统的研究[D]. 杭州:浙江大学电气工程学院, 2012.
- [13] 杨晓峰. 模块组合多电平变换器(MMC)研究[D]. 北京:北京交通大学电气工程学院, 2012.
- [14] 江道灼,郭 捷,周月宾,等. 49 电平模块化多电平变流器样机设计与实验验证[J]. 中国电机工程学报, 2013(27):88-95.
- [15] 于德政. 基于模块化多电平换流器结构的 HVDCLight 系统的研究[D]. 合肥:合肥工业大学电气与自动化工程学院, 2009.
- [16] PEFTITSIS D, TOLSTOY G, ANTONOPOULOS A, et al. High-power modular multilevel converters with SiC JFETs [J]. **IEEE Transactions on Power Electronics**, 2012, 27(1):28-36.
- [17] 胡鹏飞,江道灼,周月宾,等. 模块化多电平换流器子模块故障冗余容错控制策略[J]. 电力系统自动化, 2013, 37(15):66-70.
- [18] LIU G, XU Z, XUE Y, et al. Optimized control strategy based on dynamic redundancy for modular multilevel converter[J]. **IEEE Transactions on Power Electronics**, 2014(99):1.

[编辑:李 辉]

## 本文引用格式:

谢 瑞,周志超,钱 锋,等. 模块化多电平变换器基本单元的设计与优化[J]. 机电工程, 2014, 31(9):1206-1212.

XIE Rui, ZHOU Zhi-chao, QIAN Feng, et al. Design and optimization of the basic unit of modular multilevel converter[J]. Journal of Mechanical &amp; Electrical Engineering, 2014, 31(9):1206-1212.

《机电工程》杂志: <http://www.meem.com.cn>