

# IGBT 模块封装热应力研究\*

翟 超, 郭 清, 盛 况\*

(浙江大学 应用电子系, 浙江 杭州 310027)

**摘要:**为解决绝缘栅双极型晶体管(IGBT)模块在实际应用的可靠性提高、预测模块的寿命等问题,将有限元仿真技术应用到实际可靠性温度循环试验中。开展了多层结构的热应力理论分析,建立了层状结构的最大热应力和 IGBT 模块在实际应用中分层率之间的关系,提出了“通过计算模块在工作环境下的温度变化产生的最大热应力来预测模块实际使用过程中分层率的变化情况”的方法。进行了 IGBT 模块的温度循环可靠性试验。试验结果表明,通过利用最大热应力来预测 IGBT 模块分层率的方法与实验结果相吻合,计算结果比较精确。

**关键词:**绝缘栅双极型晶体管;热应力;可靠性;有限元;温度循环

中图分类号:TN323+.6;TM71

文献标志码:A

文章编号:1001-4551(2013)09-1153-06

## Research of thermal stress in IGBT module

ZHAI Chao, GUO Qing, SHENG Kuang

(College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China)

**Abstract:** In order to solve the problems of improving reliability of insulated gate bipolar transistor(IGBT) module in practical application and predicting life of IGBT module, finite element analysis technology was used in the temperature cycles experiment. After the analysis of the thermal stress of the multilayer structure, the relationship between the max thermal stress of multilayer structure and detachment of IGBT module was established. A method was presented to predict detachment of IGBT module by calculating the max thermal stress in practical application. The IGBT module temperature cycle was tested. The experimental results show that, the method of predicting detachment of IGBT module by calculating the max thermal stress is accurate.

**Key words:** insulated gate bipolar transistor(IGBT); thermal stress; reliability; finite element analysis; temperature cycle

## 0 引 言

IGBT 模块因具有驱动功率小、开关速度较快、容量大的特点而广泛应用在电力电子技术中,在较高频率的大、中功率中占据主导地位。IGBT 模块应用的电力传动装置上,通常要求整个系统使用寿命较高,在其工作期间,IGBT 模块一般要经受数百万次开关工作,因而要求器件具有非常高的可靠性<sup>[1-2]</sup>。

近年来,研究人员对 IGBT 模块的可靠性进行了

大量的研究工作,取得了很多研究成果,认清了模块的主要失效模式,改进了可靠性仿真评估方法和可靠性实验手段,完善了器件的制造工艺,从整体上提高了 IGBT 模块的可靠性,并在针对焊锡疲劳现象分析的基础上提出了大量模块寿命预测模型:Coffin-Manson、Solomon、Engelmaier 和 Miner<sup>[3]</sup> 分别提出了基于塑性应变的疲劳模型;Knecht 和 Syed<sup>[4-6]</sup> 分别提供了不同蠕变程度的疲劳模型;Dasgupta 给出了基于全部应变能的模型,而 Liang 认为基于塑性应变能的模型更精确,Heinrich 和 Darveaux 则认为能量密度要比单纯的

收稿日期:2013-01-10

基金项目:国家高技术研究发展计划(“863”计划)资助项目(2011AA050402)

作者简介:翟 超(1987-),男,黑龙江穆棱人,主要从事电力电子器件封装结构、应力分析方面的研究. E-mail:2010135@zju.edu.cn

通信联系人:盛 况,男,教授,博士生导师. E-mail:shengk@zju.edu.cn

能量更符合实际情况;Stolkart 总体考虑了焊锡各种应变产生的损伤,将所有损伤线性累加起来作为计算模型寿命的依据<sup>[7-8]</sup>。

本研究探讨 IGBT 模块在工作温度变化产生的热应力对模块的影响,特别是面积较大的 DBC 下铜层-焊锡层-铜基板 3 层结构的热应力,将 3 层堆叠结构的热应力计算模型的计算结果与 FEA 有限元仿真结果做出对比。同时进行温度循环实验以观测 DBC 与基板之间的焊锡层损伤分层的动态过程,并计算在特定热应力下分层率与循环周期的函数关系,分析热应力对分层率的影响,以实验结果对理论计算进行证实,最终给出模块失效前分层率与热应力和循环周期的函数关系。

## 1 热应力模拟

### 1.1 二维热应力模型

IGBT 模块封装具有一个不同材料组成的多层结构,一般由芯片-焊锡层-DBC 上铜层-DBC 陶瓷-DBC 下铜层-焊锡层-铜基板 7 层组成,结构图如图 1 所示,其中面积最大、对模块可靠性影响较为关键的是 DBC 下铜层-焊锡层-铜基板这 3 层。

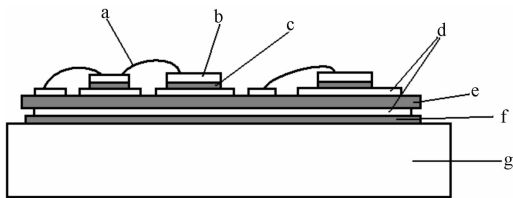


图 1 IGBT 结构图

a—焊接线;b—芯片;c—焊锡层;d—DBC 铜层;e—DBC 陶瓷;f—焊锡层;g—铜基板

由于各层材料不同,其热力学行为也不相同,当模块处于开关状态或者工作环境温度发生变化时,多层结构中各层材料的热膨胀系数(如表 1 所示)不同,导致热应力的产生,从而使模块发生热蠕变疲劳失效及弯曲变形,即人们所称的双金属效应。由于焊锡层材料的弹性模量较低,大部分损伤发生在这一层,DBC 下铜层与铜基板之间的焊锡层面积要比芯片下焊锡面积大得多,这层焊锡及其上、下两层铜层形成的 3 层结构的热应力模型是研究 IGBT 模块封装热应力的关键<sup>[9]</sup>。

根据热弹性力学中的位移公式,加载合适的边界条件,可以计算出 3 层堆叠结构中各层交界面上的剪切应力。

表 1 常见 IGBT 各层参数

	弹性模量 /GPa	厚度 /mm	热膨胀 系数/ppm	半边长 /mm	泊松比
芯片	130	0.08	2.6		0.3
焊锡层	24	0.05	25		0.36
DBC 上铜层	103	0.3	17.5		0.33
DBC 陶瓷	390	0.38	7.7		0.35
DBC 下铜层	103	0.3	17.5	50	0.33
焊锡层	24	0.1	25	50	0.36
铜基板	103	3	17.5	50	0.33

根据热弹性力学可知,堆叠各层位移由 4 部分组成,即热膨胀位移、体作用力导致的位移、层间剪切应力导致的位移和结构弯曲导致的位移。各符号物理意义如表 2 所示,温度变化为  $\Delta t$  的 3 层结构位移公式如下<sup>[10]</sup>:

表 2 各符号物理意义

符号	意义
$u$	位移
$E$	弹性模量
$E^*$	等效弹性模量
$h$	厚度
$T$	层间作用力
$w$	弯矩
$G$	剪切模量
$\tau$	剪切应力

$$u_{11} = -\alpha_1 \Delta t x + \frac{1}{E_1^* h_1} \int_0^x T_1(\xi) d\xi - \frac{h_1}{3G_1} \tau_1(x) + \frac{h_1}{2} w'(x) \quad (1)$$

$$u_{21} = -\alpha_2 \Delta t x + \frac{1}{E_2^* h_2} \int_0^x T_2(\xi) d\xi + \frac{h_2}{3G_2} \tau_1(x) - \frac{h_2}{2} w'(x) \quad (2)$$

$$u_{22} = -\alpha_2 \Delta t x + \frac{1}{E_2^* h_2} \int_0^x T_2(\xi) d\xi + \frac{h_2}{3G_2} \tau_2(x) + \frac{h_2}{2} w'(x) \quad (3)$$

$$u_{32} = -\alpha_3 \Delta t x + \frac{1}{E_3^* h_3} \int_0^x T_3(\xi) d\xi + \frac{h_3}{3G_3} \tau_2(x) - \frac{h_3}{2} w'(x) \quad (4)$$

式中: $u_{11}$ —铜基板在其与焊锡层交界面上对焊锡层的相对位移, $u_{21}$ —焊锡层在该界面上的位移, $u_{22}$ —焊锡层在其与 DBC 下铜层交界面上对 DBC 下铜层的相对位移, $u_{32}$ —DBC 下铜层在该界面的位移, $h_i$ —各层厚度。

且:

$$E_i^* = \frac{E_i}{1 - \nu_i^2}, i = 1, 2, 3 \quad (5)$$

式中: $E_i^*$ —各层材料等效弹性模量,其中 1、2、3 分别

指代铜基板、焊锡层和 DBC 下铜层; $E_i, \nu_i$ —各层弹性模量和泊松比。

各层剪切模量为:

$$G_i = \frac{E_i}{2(1-\nu_i)}, i = 1, 2, 3 \quad (6)$$

各层由于热膨胀导致的作用力为:

$$T_1(x) = \int_{-l}^x \tau_1(\xi) d\xi \quad (7)$$

$$T_2(x) = -T_1(x) - T_3(x), \quad (8)$$

$$T_3(x) = \int_{-l}^x \tau_2(\xi) d\xi \quad (9)$$

式中: $2l$ —3层结构的长度, $\tau_i$ —每层之间的剪切应力。

由边界条件  $u_{11} = u_{21}, u_{22} = u_{32}$ , 求解上述方程组, 可以得到:

$$\tau_i = -kT_i^0 \frac{\sinh(kx)}{\cosh(kl)} \quad (10)$$

其中:

$$k = \sqrt{\frac{k_1^2 + k_2^2}{2} \left[ 1 + \sqrt{1 - \gamma \left( \frac{2k_1 k_2}{k_1^2 + k_2^2} \right)^2} \right]} \quad (11)$$

$$k_1 = \sqrt{\frac{\frac{(h_1 + h_2)^2}{4D} + \frac{1}{E_1 \times h_1} + \frac{1}{E_2 \times h_2}}{\frac{h_1}{3G_1} + \frac{h_2}{3G_2}}} \quad (12)$$

$$k_2 = \sqrt{\frac{\frac{(h_2 + h_3)^2}{4D} + \frac{1}{E_2 \times h_2} + \frac{1}{E_3 \times h_3}}{\frac{h_2}{3G_2} + \frac{h_3}{3G_3}}} \quad (13)$$

$\gamma = 1 -$

$$\frac{\left[ \frac{(h_1 + h_2)(h_2 + h_3)}{4D} - \frac{1}{E_2 \times h_2} \right]^2}{\left[ \frac{(h_1 + h_2)^2}{4D} + \frac{1}{E_1 \times h_1} + \frac{1}{E_2 \times h_2} \right] \left[ \frac{(h_2 + h_3)^2}{4D} + \frac{1}{E_2 \times h_2} + \frac{1}{E_3 \times h_3} \right]} \quad (14)$$

$$D_i = \frac{E_i \times h_i^3}{12}, i = 1, 2, 3 \quad (15)$$

$$D = D_1 + D_2 + D_3 \quad (16)$$

### 1.2 二维有限元仿真 (FEA)

本研究采用表 1 中的参数设定 ANSYS3 层结构 (DBC 下铜层-焊锡层-铜基板) 热应力仿真。

模型在膨胀和收缩过程中, 层界面处的对应点不能发生相对位移, 为满足这一条件, 本研究在建模时利用布尔操作对各层进行一体化处理<sup>[11]</sup>。仿真时主要观察焊锡层和其上、下两层界面之间的剪切应力, 因此笔者对焊锡层特别是焊锡层边缘进行了网格细化, 来提高计算精度。计算模型采用了八节点四边形单元,

网格划分后共有 10 059 个单元。

仿真结果如图 2 所示。

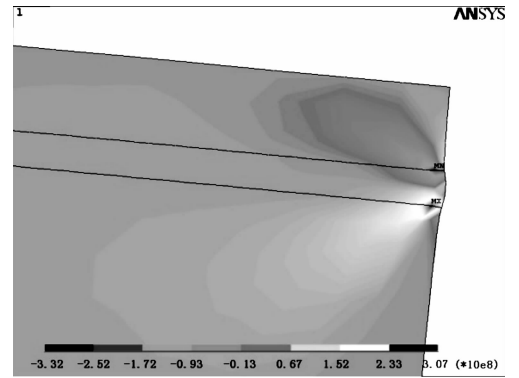


图2 FEA 仿真结果

由 FEA 仿真结果可以看出界面间的剪切应力由层状结构中心处到结构边缘逐步增加, 在很大一部分区间内几乎为零, 接近边缘后开始急剧增大, 到边缘旁边一点达到最大值, 然后锐减。

铜基板与焊锡层之间的剪切应力和焊锡层与 DBC 下铜层之间的剪切应力的热应力计算模型与 FEA 仿真结果的对比图如图 3、图 4 所示。图 3 和图 4 显示出热应力计算模型的计算结果与 FEA 仿真结果几乎重合, 精确度很高。从图 3 中可以看出, 热应力计算模型计算出的铜基板与焊锡层之间的剪切应力最大值为 299 MPa, FEA 仿真结果为 289 MPa; 从图 4 中可以看出, 热应力计算模型计算出的 DBC 下铜层与焊锡层之间的剪切应力最大值为 299 MPa, FEA 仿真结果为 282 MPa; 两者结果十分接近, 差别在于计算模型算出的应力最大值在边缘, 而 FEA 仿真结果的最大值出现在十分靠近边缘的一点, 导致上述现象的原因是, 出于计算简洁方面的考虑, 在热应力计算模型中, 没有在边界条件中加入应力的边缘释放效应, 导致热应力计算模型中应力最大处出现在最边缘的地方, 而实际情况中, 边缘应力松弛, 所以最大值会出现在贴近边缘处的一点。

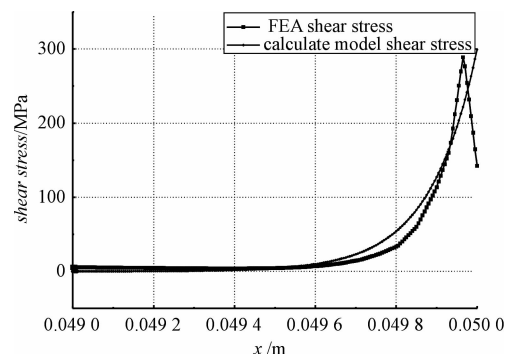


图3 铜基板与焊锡之间剪切应力边缘放大图

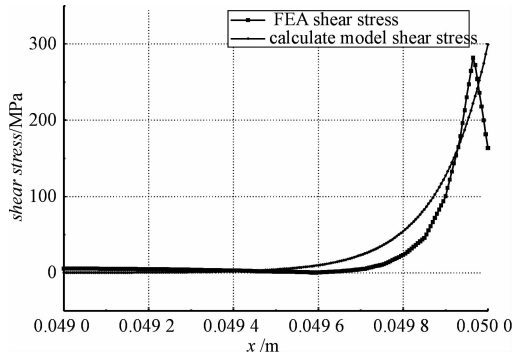


图 4 DBC 与焊锡之间剪切应力边缘放大图

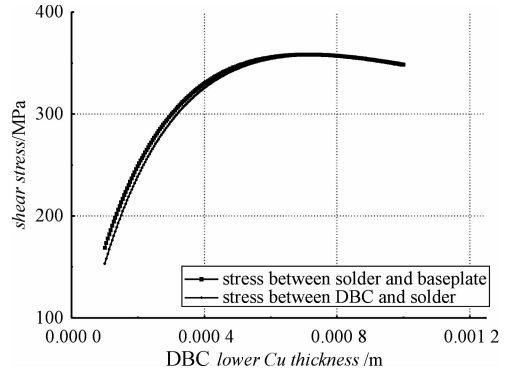


图 6 最大剪切应力随 DBC 下铜层厚度的变化

### 1.3 模型参数对热应力的影响

通过合理调整 IGBT 模块封装中的各项参数可以有效地减少模块中最大热应力的值, 这样来提高器件的使用寿命进而提高 IGBT 模块的可靠性, 各层材料的  $E$ 、 $\nu$ 、 $\alpha$  是其固有特性, 所能更改的只有各层的厚度, 分别更改焊锡层、DBC 下铜层和铜基板的厚度, 来观察模块最大热应力与各个参数之间的关系, 其结果如图 5~7 所示。

最大剪切应力与焊锡层厚度之间的关系如图 5 所示, 从图 5 中可以看到, 最大剪切应力会随着焊锡层的厚度增加而减小, 并且收益递减。同时焊锡层的厚度会影响到 IGBT 整个模块的散热, 进而影响到模块的温度变化, 因此对最大热应力与焊锡层的厚度要权衡考虑。

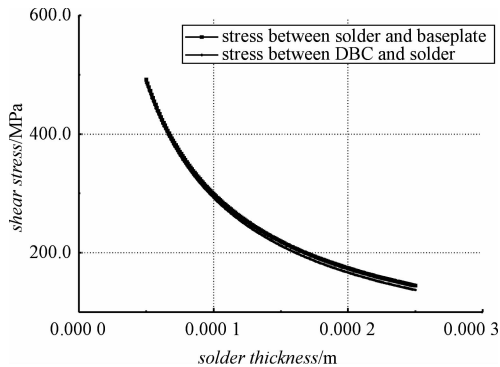


图 5 最大剪切应力随焊锡厚度的变化

最大剪切应力与 DBC 下铜层之间的关系如图 6 所示, 可以看到最大剪切应力会先随 DBC 下铜层的厚度增加增大, 到极值后逐步减小。考虑到模块成本和散热的影响, 在保证机械强度的前提下, DBC 下铜层应越薄越好。

最大剪切应力与铜基板厚度之间的关系如图 7 所示。图 7 表明, 最大剪切应力会随基板厚度增加而增大。尽管减小铜基板的厚度能够有效减少剪切应力, 但铜基板起到支撑和保护整个模块的作用, 因而基板

不能做的太薄, 需要整体考虑最大剪切应力与模块的机械强度。

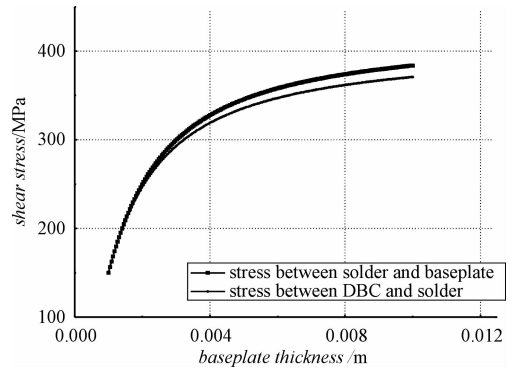
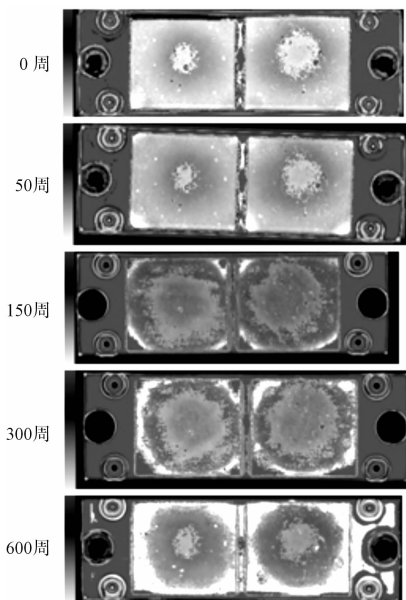
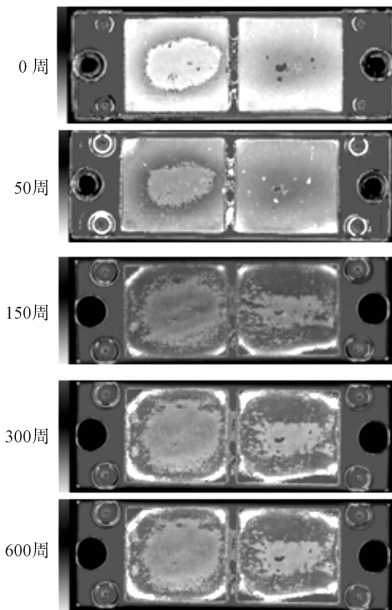
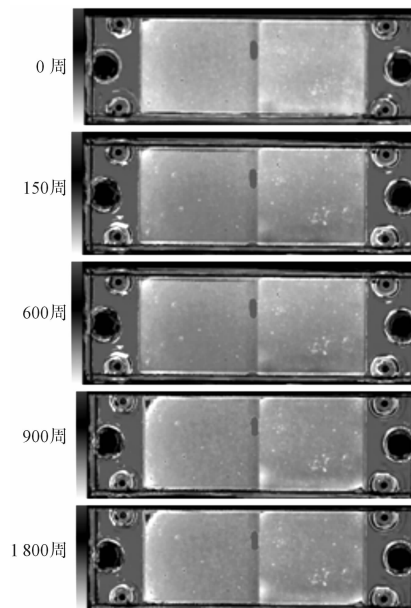
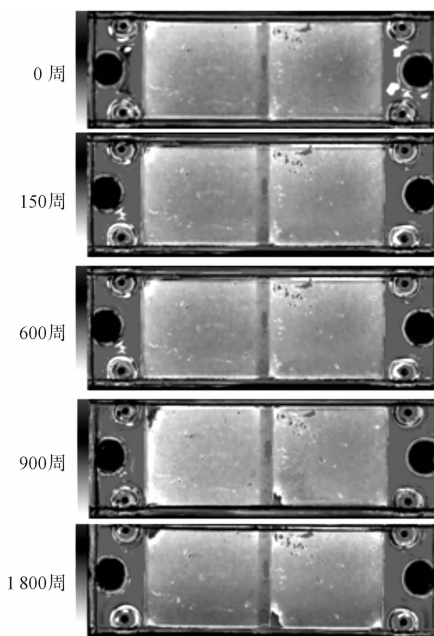


图 7 最大剪切应力随铜基板厚度的变化

## 2 温度循环实验

### 2.1 温度循环实验结果

温度循环实验常用来检测模块封装可靠性, 重点分析 DBC 与铜基板之间的焊锡层损坏情况<sup>[12]</sup>。实验采用冷热冲击箱, 共进行两组。第一组实验循环条件为升温 12 min 使模块温度从  $-40\text{ }^{\circ}\text{C}$  上升至  $150\text{ }^{\circ}\text{C}$ , 然后保持 3 min, 再经过 12 min 使模块从  $150\text{ }^{\circ}\text{C}$  冷却至  $-40\text{ }^{\circ}\text{C}$ , 再保持 3 min, 完成一次循环, 循环周期为 30 min, 模块温度变化为  $\Delta T = 190\text{ }^{\circ}\text{C}$ 。实验共进行了 600 次循环, 在第 0、50、150、300 和 600 次循环后进行超声扫描(SAM)检测, 来观察 DBC 下铜层与铜基板之间的焊锡层损坏情况。第 2 组实验循环条件为升温 4 min 使模块温度从  $0\text{ }^{\circ}\text{C}$  上升至  $150\text{ }^{\circ}\text{C}$ , 然后保持 1 min, 再经过 4 min 模块从  $150\text{ }^{\circ}\text{C}$  冷却至  $0\text{ }^{\circ}\text{C}$ , 再保持 1 min 完成一次循环, 循环周期为 10 min, 模块温度变化为  $\Delta T = 150\text{ }^{\circ}\text{C}$ 。实验共进行了 1 800 次循环, 在第 0、150、600、900 和 1 800 次循环后, 进行超声扫描, 检测 DBC 下铜层和铜基板之间的焊锡层损坏情况。温度循环实验结果如图 8~11 所示。

图8 模块 A 在  $\Delta T = 190\text{ }^{\circ}\text{C}$  下 SAM 图片图9 模块 B 在  $\Delta T = 190\text{ }^{\circ}\text{C}$  下 SAM 图片图10 模块 A 在  $\Delta T = 150\text{ }^{\circ}\text{C}$  下 SAM 图片图11 模块 B 在  $\Delta T = 150\text{ }^{\circ}\text{C}$  下 SAM 图片

从上述超声扫描图片中可以看到,在未经过温度循环时,焊锡层内存在杂散分布的微小空洞,经过温度循环后,材料间热膨胀系数不同导致的热应力循环加载在空洞上,使空洞逐步放大,最终连接成裂纹;另一方面,焊锡一般为两种以上的共融金属组成,以常见的 SAC305 焊锡来说,在焊锡凝固后,富锡区和富铜区形成各自的晶格,在疲劳应力的作用下,晶格间逐步分离,最终形成裂缝。裂缝更容易发生在封装的拐角处,这是由于拐角处的应力最大,从仿真结果和应力计算模型中也可看到与拐角处的应力相比,靠近中心处的应力很小,几乎为零;当拐角处裂缝形成后,邻近裂纹

的边缘变为新的应力最大处,进而继续分裂,使裂缝开始生长。

## 2.2 焊锡分层率与剪切应力的关系

由热应力计算模型可以算出,当  $\Delta T = 190\text{ }^{\circ}\text{C}$  时,最大剪切应力为  $\tau = 0.57\text{ GPa}$ ;  $\Delta T = 150\text{ }^{\circ}\text{C}$  时,最大剪切应力为  $\tau = 0.45\text{ GPa}$ 。根据 Coffin-Manson 公式可知模块寿命与  $\Delta T$  指数相关,而由热应力计算模型可以得出最大剪应力与  $\Delta T$  线性相关,因而模块寿命与最大剪应力也为指数相关;并且模块经受的每周温度循环条件一致,在其损坏前可以假定每次循环中模块承受的最大剪切应力不变,这样每个循环周期中造成模块损坏的能量相同,因而模块分层率与循环周期线性相关,即焊锡分层率具有如下形式:

$$D = A\tau^{\alpha}N + D_0 \quad (17)$$

式中: $D$ —焊锡分层率, $\tau$ —最大剪切应力, $N$ —循环周期, $D_0$ —焊锡初始分层率。

由  $\Delta T = 150\text{ }^{\circ}\text{C}$  的温度循环实验结果可以拟合出模块 A 和模块 B 的焊锡层分层率与最大剪应力的关系,并将得到的计算公式作为该模块分层率的预测公式,用  $\Delta T = 190\text{ }^{\circ}\text{C}$  的温度循环实验来验证。

模块 A 的焊锡分层率计算公式为:

$$D = 518.3\tau^{16.38}N + 0.05 \quad (18)$$

模块 B 的焊锡分层率计算公式为:

$$D = 139.3\tau^{15}N + 1.47 \quad (19)$$

模块 A 和模块 B 的焊锡分层率随循环周期的实验结果与预测结果如图 12、图 13 所示。从图中可以看到,焊锡分层率随循环周期的增加基本呈线性增长,

到某一定值  $D'$  后,增长速度开始变得缓慢,这是由于分层导致焊锡层边缘一周不再具有连接作用,焊锡层整体尺寸减小,最大剪切应力相应减少,分层变得缓慢。通常来说  $D'$  大于 20,此时模块整体热阻比循环开始前增加较大,一般认为模块此时已经损坏。图 12、图 13 表明,拟合出的分层率公式与实验结果基本吻合,尽管拟合公式没有能够在模块损坏、最大剪切应力降低后继续给出分层率的计算,但在此之前的拟合结果与实验结果的一致表明该公式可以作为模块寿命预测的方法。

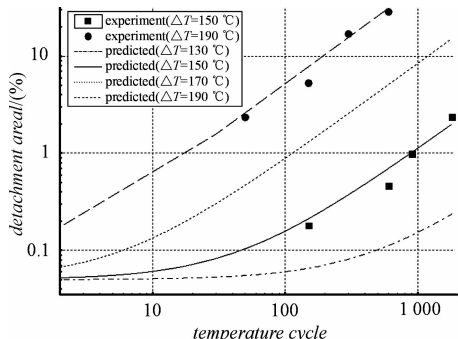


图 12 模块 A 分层率的实验与预测结果

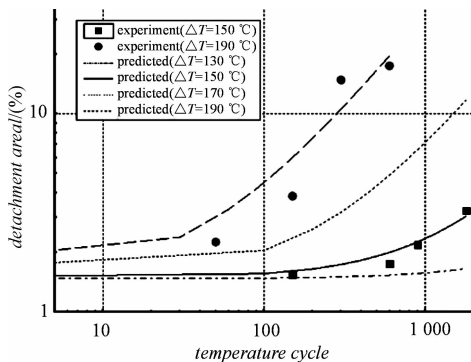


图 13 模块 B 分层率的实验与预测结果

### 3 结束语

本研究探讨了 IGBT 模块中热应力对模块可靠性的影响,依据理论计算出的 3 层堆叠结构计算模型与 FEA 有限元仿真结果接近,可以利用计算模型简化研究 IGBT 模块中各参数对热应力的影响。通过温度循环实验观测到了焊锡层的损坏过程和裂缝生长现象,同时验证了分层率与最大剪切应力之间的关系,与理论结果一致。

### 参考文献 (References) :

[1] CIAPPA M. Selected failure mechanisms of modern power module[J]. *Microelectronics Reliability*, 2002, 42 (1) :

653-667.

[2] WU Wu-chen, HELD M, JACOB P, et al. Investigation of the long term reliability of power IGBT modules[C]// Proceedings of International symposium on Power Semiconductor Device and ICs. Yokohama; [s. n. ],1995;443-448.

[3] SOLOMON H D, TOLKSDORF E D. Energy approach to the fatigue of 60/40 solder. part 2: in uence of hold time and asymmetric loading[J]. *Journal of Electronic Packaging, Transactions of the ASME*, 1996, 118 (6) :67-71.

[4] KNECHT S, FOX L. Integrated Matrix Creep: Application Toaccelerated Testing and Lifetime Prediction[M]// LAU J H. Solder Joint Reliability Theory and Applications. New York: Van Nostrand Reinhold,1991.

[5] SYED A R. Factors affecting creep-fatigue interaction in eutectic Sn/Pb solder joints [ C ]// Advances in Electronic packaging. Proceedings of the ASME International Intersociety Electronic and Photonic Packaging Conference INTER-pack'97. Hawali; [s. n. ],1997;1535-1542.

[6] SYED A R. Thermal fatigue reliability enhancement of plastic ball grid array (PBGA) packages [ C ]// Electronic Components and Technology Conference. Orlando; [s. n. ],1996;1211-1216.

[7] LIANG J, GOLLHARDT N, LEE P S, et al. An integrated fatigue life prediction methodology for optimum design and reliability assessment of solder interconnections [ C ]// Advances in Electronic Packaging. Proceedings of the ASME International Intersociety Electronic and Photonic Packaging Conference INTERpack'97. Hawali; [s. n. ], 1997; 1583-1592.

[8] STOLKARTS V, MORAN B, KEER L M. Constitutive and damage model for solders [ C ]// Electronic Components and Technology Conference. Seattle; [s. n. ],1998;379-385.

[9] SUHIR E. Analysis of interfacial thermal stresses in a trimaterial assembly [ J ]. *Applied Physics*, 2001, 89 (7) :3685-3694.

[10] FENG Yan-ying, WU Lin-zhi. Analysis of interfacial thermal stresses of chip-substrate structure [ J ]. *Solids and Structures*, 2001, 38 (3) :1551-1562.

[11] SHINOHARA K, YU Qiang. Fatigue life evaluation accuracy of power devices using finite element method [ J ]. *Fatigue*, 2011, 33 (3) :1221-1234.

[12] YANG Shao-yong, XIANG Da-wei, BRYANT A, et al. Condition monitoring for device reliability in power electronic converters: a review [ J ]. *IEEE Transactions on Power Electronics*, 2010, 25 (11) :2734-2752.