

基于FPGA的异步电动机变频调速系统

吴俊¹, 邱建琪¹, 史涔激¹, 王莉²

(1. 浙江大学 电气工程学院, 浙江 杭州 310027;

2. 安徽医学高等专科学校 基础学部, 安徽 合肥 230601)

摘要: 针对传统的单片机(MCU)或数字信号处理器(DSP)以软件方式实现的控制系统普遍存在速度慢、稳定性差等问题,以实现全数字电机控制器的集成化为背景,提出了一种基于现场可编程门阵列(FPGA)的空间电压矢量脉宽调制(SVPWM)硬件设计方案,并结合EDA模块化的设计方法和Verilog HDL硬件描述语言,在一片FPGA芯片中得到了验证和实现;采用“top-down”设计思想,对系统按功能划分模块进行了设计;首先对各功能模块进行了设计、仿真、验证,然后将整个系统组合起来进行了仿真、验证,最后利用FPGA进行了硬件验证;在此基础上,完成了异步电机SVPWM调制方式的V/F开环变频调速系统的实验。研究表明,该系统稳定性高、占用资源少、复用性高,在实时性、灵活性等方面有着MCU、DSP无法比拟的优越性,为设计高性能的电机控制专用芯片奠定了基础。

关键词: 异步电动机;现场可编程门阵列;V/F变频调速系统;空间电压矢量脉宽调制

中图分类号: TM341;TH39 文献标志码:A

文章编号:1001-4551(2012)08-0941-04

Variable frequency driver system of asynchronous motor based on FPGA

WU Jun¹, QIU Jian-qi¹, SHI Cen-wei¹, WANG Li²

(1. College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China;

2. Fundamental Education Department, Anhui Medical College, Hefei 230601, China)

Abstract: Aiming at the slow speed and poor stability of control system designed by traditional micro control unit(MCU) or digital signal processor(DSP) in the way of software, a hardware designed scheme of space vector pulse width modulation(SVPWM) based on field programmable gate array(FPGA) was presented, which based on the background of full digital motor-controller. Combining accomplished EDA design methodology and Verilog HDL, it was verified and implemented on one-chip FPGA. The “top-down” theme was used to develop core by dividing system according to it's function in the design. It was realized that, at first, design and simulation on single module, secondly, on the whole system, at last verification using FPGA. The algorithm was proved feasible through the simulation and experiment. On the basis of the platform, V/F open loop speed regulation system experiment was completed. The results indicate that the system has excellent stability characteristic, reasonable chip utility, good reusability, superiority that the MCU and DSP do not have in real time, flexibility etc., and lays the foundation for the design of a special motor-controlling chip.

Key words: asynchronous motor; field programmable gate array(FPGA); V/F driver system; space vector pulse width modulation(SVPWM)

0 引言

恒电压频率比(V/F)是一种转速开环交流调速方法,其基本原理是在调速过程中保持电压和频率的比值不变,从而使每极磁通量为定值。该方法控制电路

简单、通用性强,是目前通用变频器产品中使用较多的一种控制方式,普遍应用在风机、泵类等的调速系统中。

空间电压矢量脉宽调制(SVPWM)是针对交流电动机变频驱动而提出的,其主要思想在于通过不同逆

变器空间电压矢量的切换以获得恒定圆形磁场^[1]。由于FPGA采用的是并行的工作方式^[2],使得整个SVPWM控制流程在几个时钟周期内就能处理完毕,采用FPGA比采用DSP具有更好的实时性和更小的控制系统时延。

本研究基于SVPWM技术的基本原理,给出SVPWM算法在FPGA上的具体实现方法,并在此基础上设计一种基于FPGA的异步电机V/F变频调速系统。

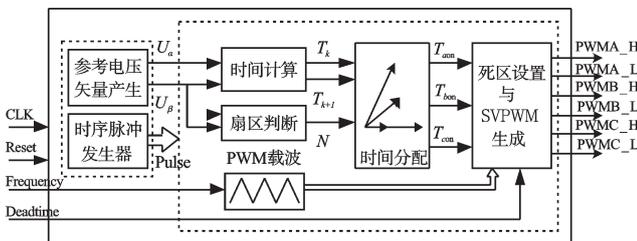
1 SVPWM的原理

SVPWM原理是:从电机角度出发,把逆变器和交流电机视为一体,着眼于如何使电机获得恒定的圆形磁场,通过合理地改变逆变器的开关组合,在电机气隙中模拟三相正弦波供电时交流电动机的圆形磁场,使电机运行特性得到改善。

SVPWM调制的基本原理是:用若干个开关电压矢量去逼近给点的参考空间电压矢量 V_{ref} 。对任意的参考空间矢量 V_{ref} 可以由与之相邻的两个开关电压矢量 V_x 和 $V_{x\pm 60}$ 合成,这样根据参考电压矢量的幅值及相位可以确定相邻的两个非零电压矢量以及它们作用时间的长短,并依次得出零矢量的作用时间大小。于是即可得到所需的SVPWM波,从而得到定子所需的电压。

2 SVPWM的FPGA实现

空间矢量脉宽调制模块主要有参考电压矢量产生单元、扇区判断单元、有效矢量作用时间计算单元、逆变器开关时间计算单元、三角载波产生单元、死区设置与脉冲形成单元^[3-5]。为了使各个模块输出保持同步,本研究加入同步时序脉冲发生器,以避免因各个模块延时时间不一样造成最后的输出紊乱。SVPWM调制模块数字逻辑电路结构框图如图1所示,采用这种基于模块化的EDA设计方法,每一个模块相当于一个(Intellectual Property, IP)子核,这样就可以在其他设计相同的功能中复用,从而使系统具有较强的扩展性,缩短了开发周期。



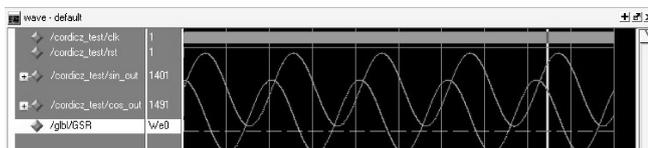


图4 ModelSim SE中CORDIC算法计算正弦仿真波形图

占用的ROM空间有限,所以本研究是直接通过查表计算产生参考电压矢量的。

2.2 时序脉冲发生器单元

在SVPWM算法实现过程中,不同的运算单元造成的时钟延迟不一样,这样在SVPWM调制过程中,在参考电压矢量的变化沿附近容易产生紊乱区间,因此本研究引入时序脉冲发生器,使得各个运算单元按时序依次运算。在FPGA中可以采用一个有限状态机去实现这个功能,使用状态机能很好地实现各种模块的逻辑和时序控制,时序脉冲发生器实质是通过一个有限状态转换机(FSM)产生时序脉冲去控制整个SVPWM模块的时序运行。本研究提取输入参考电压矢量变化的上升沿作为输入使能clk_en,按时序去触发各个运算单元。

2.3 扇区判断单元

扇区判别模块的功能是决定输入信号处于6个扇区中的哪一扇区,通过分析 U_α 和 U_β 的关系,可得到如下规律:

- (1) 如果 $U_\beta > 0$,则 $A=1$,否则 $A=0$;
- (2) 如果 $\sqrt{3}U_\alpha - U_\beta > 0$,则 $B=1$,否则 $B=0$;
- (3) 如果 $\sqrt{3}U_\alpha + U_\beta < 0$,则 $C=1$,否则 $C=0$ 。

故扇区 $N=A+2B+4C$,为了便于FPGA实现,设计中 $\sqrt{3}$ 采用443/256代替,1/256直接通过移位实现,这样扇区判断模块只需消耗1个乘法器、1个加法器和3个比较器就可实现。

2.4 载波发生器单元

载波发生器即三角波发生器,用10位计数器实现,为了减少计数器的进位链长度,本研究采用了Prescaled^[9-10]计数器模式,即将10为计数器拆分为一个3位计数器和一个7位计数器以减少组合逻辑的延迟。载波发生器模块的结构框图如图5所示。

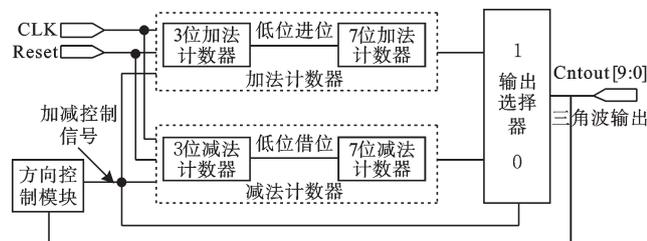


图5 载波发生器模块硬件结构框图

2.5 有效矢量作用时间与逆变器开关时间计算单元

依据空间矢量脉宽调制原理,两个相邻电压矢量的作用时间 T_k 、 T_{k+1} 只有3个数值,具体实现时,由于

是对称PWM,故将 T_k 、 T_{k+1} 分成对称的两部分,即:

$$\begin{cases} X = \frac{\sqrt{3}T}{2U_{dc}}U_\beta \\ Y = \frac{\sqrt{3}T}{4U_{dc}}(\sqrt{3}U_\alpha + U_\beta) \\ Z = \frac{\sqrt{3}T}{4U_{dc}}(U_\beta - \sqrt{3}U_\alpha) \end{cases} \quad (2)$$

定义调制比:

$$m = \frac{\sqrt{3}}{U_{dc}}|V_{ref}| \quad (3)$$

式中: U_{dc} 一直流母线电压。

在具体实现过程中,笔者采用除 2^n 补偿法,避免直接除法运算转通过移位去实现。在计算 X 、 Y 、 Z 过程中,可以用 T 去补偿用 2^n 代替 U_{dc} 所造成的误差,减少了所占用的片内资源。

2.6 死区设置与SVPWM生成单元

为了防止逆变桥直流短路,本研究在上、下两个桥臂驱动信号当中插入一段死区时间,将得到的三相逆变器开关时间 T_{aon} 、 T_{bon} 、 T_{con} 分别与一个幅值在 $0 \sim T/2$,周期为 T 的三角波比较,并经过死区设置,就可得到驱动逆变器的6路PWM信号。

2.7 SVPWM设计结果分析

本研究将上面的各个模块进行综合编译仿真,得到的SVPWM模块波形仿真图如图6所示(以扇区3为例),其中PWM开关频率为20 kHz,死区时间为200 clk=5 μ s。从输出结果来看,所有信号都达到时序要求,能正确地进行功能运算。

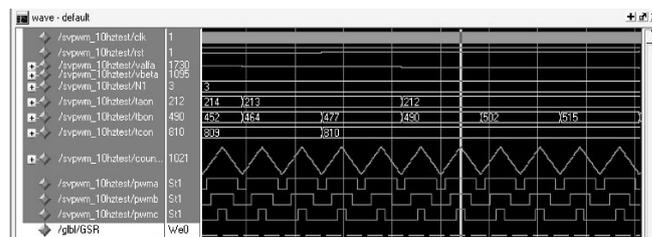


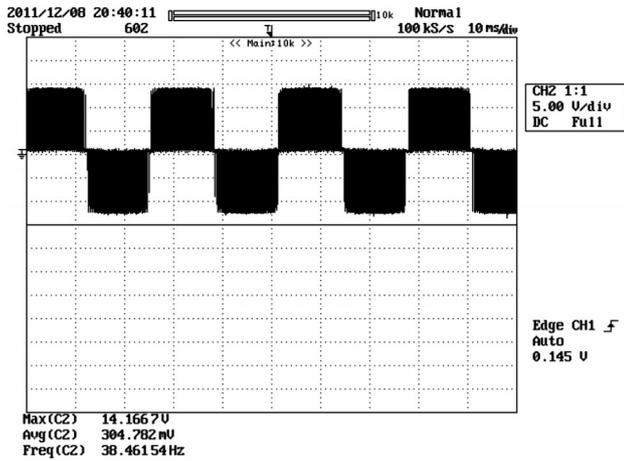
图6 SVPWM模块功能仿真波形图

SVPWM模块在ISE10.3下的逻辑综合结果显示:芯片资源有近80%的剩余,模块占用资源较小,为基于FPGA的SVPWM IP核的广泛应用提供了可能。

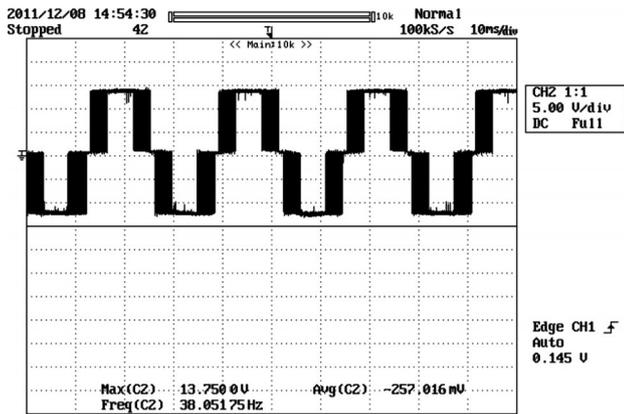
本研究将模块代码下载到spartan3 XC3S400 FPGA中,用输出的6路PWM信号去驱动智能功率模块(IPM),给定直流母线电压为14 V、载波频率为20 kHz、SVPWM频率为38 Hz,得到不同调制比 m 的 U - V 电压信号,如图7所示。

3 异步电动机V/F变频调速实验

异步电机V/F变频调速系统主要原理就是:在额



(a) $m=0.59$



(b) $m=0.91$

图7 不同调制比对应的的U-V端电压信号

定频率以下通过保持V/F为定值,从而使每极磁通量为定值。其实质就是保持调制比/频率为恒值,对于ROM中给定的参考电压矢量,幅值恒定,引入调制系数以实现升压,通过控制Keys的大小来调节SVPWM的频率。

本研究通过调节参考电压矢量产生过程中Sum的最高位数H来控制变频调速的精度,在实验过程中Keys=32时对应频率为10 Hz,升频过程中,依次增加Keys,每次调节的精度可以达到0.3 Hz。

实验对象为鼠笼三相异步电动机,其参数如下:型号YVF90L-4, $P_N=1500\text{ W}$, $U_N=380\text{ V}$, I_N 为3.8 A,采用霍尔电流传感器(CSM006NPT)测量三相相电流。V/F变频调速实验过程中电压和电流波形如图8所示,此时频率为14 Hz。

从实验中可以看到,输出的电压和电流波形和理论分析的相一致,但含有较多的谐波成分,毛刺很多。一方面是由于加入死区而没有进行死区补偿的缘故;另外一方面,在SVPWM算法实现过程中,过于追求低时延人为引入一些谐波。通过提高变频调速的精度,上述情况可以得到一定的改善。随着频率的提高,调制比增大,系统处于过调制状态,也会相应产

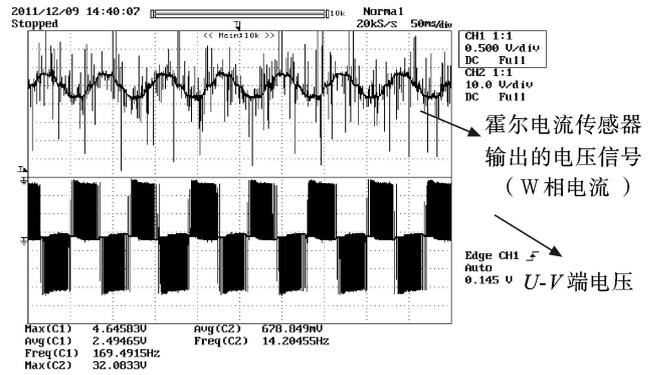


图8 V/F变频调速输出端电压和电流波形

生一定的谐波,因此有待对更高性能的调速系统做进一步的研究。

4 结束语

本研究介绍了一种基于FPGA的异步电机变频调速系统,重点介绍了SVPWM模块的产生过程,通过仿真和实验验证了SVPWM模块的正确性,最后在此基础上完成了异步电机3 Hz~50 Hz的V/F实验。从实验结果可以看出,将该系统用于电动机的变频控制是可行和有效的。

参考文献(References):

- [1] TSAI M F, CHEN H C. Design and implementation of a CPLD based SVWPM ASIC for variable-speed control of AC motor drives[C]// IEEE Int. Conf. on Power Electronics and Drive Systems, 2001: 322-328.
- [2] 胡云卿, 白建华, 詹晓东. 基于FPGA的三相步进电机控制器[J]. 机电工程, 2009, 26(1): 85-88.
- [3] 周兆勇, 李铁才. 基于矢量控制的高性能交流电机速度伺服控制器的FPGA实现[J]. 中国电机工程学报, 2004, 4(5): 168-173.
- [4] 颜景斌, 刘嘉辉. 矢量控制速度伺服系统的FPGA实现[J]. 电机与控制学报, 2007, 11(1): 17-20.
- [5] 黄晓东, 邱健琪. 基于FPGA的无刷直流电动机速度闭环系统设计与实现[J]. 微电机, 2009, 42(7): 44-46, 78.
- [6] 李和明, 李亚斌, 彭咏龙. 基于FPGA的三相电流型PWM整流器过调制策略的研究[J]. 中国电机工程学报, 2007, 27(22): 94-100.
- [7] 杨宏, 李国辉, 刘立新. 基于FPGA的CORDIC算法的实现[J]. 西安邮电学院学报, 2008, 13(1): 75-77.
- [8] 姚宝珍, 张亚, 李世中. 基于EPGA的引信计行程控制原理研究[J]. 机械, 2010, 37(1): 48-50.
- [9] 杨春玲. EDA技术与实验[M]. 哈尔滨: 哈尔滨工业大学出版社, 2009.
- [10] 戴冠洲. EDA软件在三相SPWM变频调制器电路设计中的应用[J]. 机电工程技术, 2011, 40(1): 97-100.

[编辑: 李辉]