

基于 SOPC 技术横机控制系统人机界面研制*

王国成, 史伟民*, 彭来湖

(浙江理工大学 机械与自动控制学院, 浙江 杭州 310018)

摘要: 针对电脑横机人机界面系统集成度低、抗干扰能力差等问题, 提出了一种基于 SOPC 技术的电脑横机控制系统的人机界面研制方法。在 EP4CE115 FPGA 芯片上配置了 Nios II CPU 软核、SDRAM 控制器、LCD 控制器、JTAG 调试模块, 通过 SPI 接口扩展触摸屏控制器, 构成了人机交互界面。软件设计部分用 Verilog HDL 语言编写, 主要包括 LCD 驱动程序、触摸屏中断程序等。研究结果表明, 该种电脑横机人机界面具有系统集成度高、抗干扰能力强、功耗低、灵活性强的特点。

关键词: SOPC; Nios II; 人机界面; 触摸屏

中图分类号: TP273; TH39; TH69

文献标志码: A

文章编号: 1001-4551(2012)02-0241-04

Development of knitting machine control system human-machine interface based on SOPC technology

WANG Guo-cheng, SHI Wei-min, PENG Lai-hu

(Faculty of Mechanical Engineering & Automation, Zhejiang Sci-Tech University, Hangzhou 310018, China)

Abstract: In order to solve the problems of low system integration and the weak anti-jamming capability in the human-machine interface of knitting machine, a method of developing computerized knitting machine control system human-machine interface based on SOPC technology was proposed. By extending touch screen controller through the SPI interface, the human-machine interface was established by configuring a Nios II CPU soft-core, SDRAM controller, LCD controller, JTAG debug module in the EP4CE115 FPGA chip. The software designing used Verilog HDL language to write, including LCD driver, touch-screen interrupt etc.. Study results show that the kind of human-machine interface has merits of high system integration, strong anti-jamming capability, low power consumption, and is more flexible.

Key words: SOPC; Nios II; human-machine interface; touch screen

0 引言

全自动电脑横机是针织行业中技术含量较高的机械, 可以编织非常复杂的、手摇横机无法完成的衣片组织^[1-2]。目前市场上的电脑横机控制系统一般采用人机交互和实时控制功能分离的构架, 人机界面采用工业平板电脑或使用高性能专用处理器外扩功能模块进行嵌入式开发, 这种传统的设计方式系统集成度差, 体积庞大, 性能不稳定, 成本较高, 系统不可重构, 灵活性差。片上可编程系统(System on a Programmable Chip, SOPC)是 Altera 公司提出的一种高效、灵活、

实用的 SOC 解决方案。它应用可编程逻辑技术将整个系统(包括处理器、存储器、I/O 口等扩展的功能模块)集成到一块可编程逻辑器件(Programmable Logic Device, PLD)上。这种设计方法非常灵活, 系统可裁剪、可扩充、可升级, 可重构, 而且具备软、硬件在系统可编程的功能^[3-7]。

基于 SOPC 技术的电脑横机控制系统人机界面研制方案中, 本研究使用硬件描述语言编程实现各个人机交互功能模块, 在单片 FPGA 上进行系统构建和应用编程, 实现电脑横机控制系统人机交互功能。该设计由单芯片实现系统集成, 抗干扰能力强、系统稳定可靠。

收稿日期: 2011-09-23

基金项目: 浙江省重点科技创新团队资助项目(2011R09018-05)

作者简介: 王国成(1986-), 男, 江苏盐城人, 主要从事嵌入式方面的研究。E-mail: w860926@163.com

通信联系人: 史伟民, 男, 教授级高级工程师, 硕士生导师。E-mail: Swm@zstu.edu.cn

1 电脑横机人机界面总体设计

Altera 公司推出的 Cyclone 系列 FPGA 因具有用户可自定义、功耗低、密度高以及成本低等优点,被广泛用于嵌入式系统开发与设计中,且稳定可靠。该方案根据设计需要,选用 Cyclone IV 系列之 EP4CE115 芯片作为主控制器。其包含 114 480 个逻辑单元,432M9K 的内存模块,3 888 Kbits 嵌入式存储器和 4 个锁相环,并采用 EPCS64 作为配置芯片,可提供 64 MB 的存储容量。

基于 SOPC 的电脑横机人机界面系统主要由以下几个部分组成:32 位 Nios II 嵌入式处理器,存储器(Flash、SRAM、SDRAM),LCD 控制器模块、JTAG 调试接口以及其他 I/O 接口,如图 1 所示。32 位 Nios II 嵌入式处理器通过 Avalon 总线与外部扩展存储器、LCD 显示器、触摸屏、调试接口相连,构成一个定制的可编程片上系统。本研究使用 Verilog HDL 硬件描述语言编写 LCD 控制模块、触摸屏驱动模块、小型中文字库等,编译无误后,将其通过 JTAG 下载模式下载到 FPGA 中,实现人和电脑横机的友好交流。

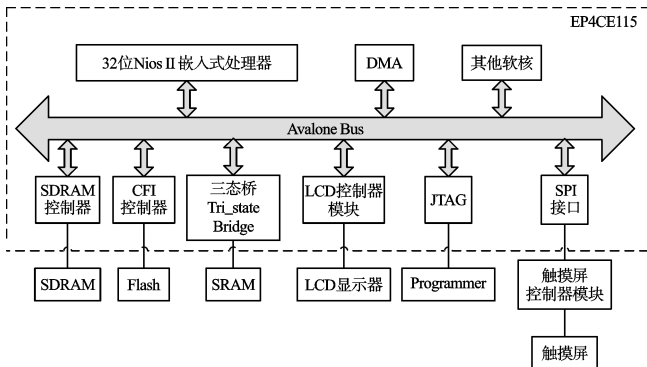


图 1 基于 SOPC 的 Nios II 电脑横机人机界面结构图

2 人机界面硬件模块设计

2.1 LCD 模块

本研究利用 LCD 作为人机界面的输出设备,显示整个电脑横机系统的各项功能及相关参数,如伺服电机的转速、步进电机的转速、直流电机的转速、选针器工作状态、纱线张力、花型、线圈长度等。LCD 显示模块包括 LCD 控制器、LCD 驱动器和 LCD 显示屏 [8-11]。该方案使用 8 英寸非晶硅 TFT-LCD 显示屏,在 SOPC 环境中设计 LCD 控制器 IP Core,通过编程实现对 LCD 行列像素数、数据总线宽度以及接口时序等的支持,其结构如图 2 所示。LCD 控制器的主要作用就是通过 Avalon 总线,将帧(Nios II 在 SDRAM 中开辟)缓存中的数据读出,并存入输出缓冲 FIFO,根据 TFT-LCD 的时序要求,从 FIFO 中读出数据并传送给 LCD

屏,并完成显示刷新。LCD 控制器主要包括 3 个部分:时序信号发生器、主从端口、输出缓冲 FIFO。

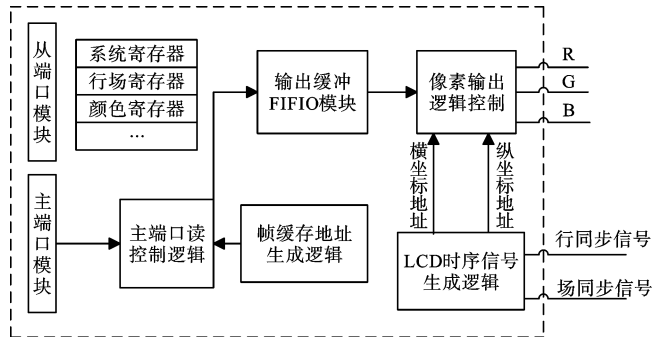


图 2 LCD 控制器结构图

时序信号发生器主要用于产生 LCD 显示所需的时序,以确保数据按照特定的时序输出,产生相应的界面。该方案采用台湾晶采光电公司的 AM-800600 TMQW-TOOH 液晶屏,CLK 是时钟信号, DEN 是数据使能,DX[5.0]是要显示的 R、G、B 信号。时钟频率为 39.79 MHz,DE 周期为 1 056 T_{CPH}。LCD 显示屏的时序图如图 3 所示。

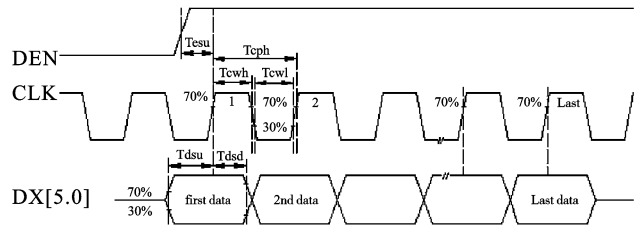


图 3 LCD 时序图

Avalon 总线是为 SOPC 系统开发的内联总线,用于连接处理器和外围设备。在 LCD 显示模块中,使用 LCD 从端口进行数据传输时,只需使用 address, read-data 和 writedata, chipselect, read 和 write 几组信号。当 chipselect 和 read 同时有效时,将 address 地址映射的寄存器中的数据读出,并输入 readdata 信号线;当 chipselect 和 write 同时有效时,将 writedata 信号线上的数据写入 address 地址映射的寄存器。和从端口一样,Avalon 总线主端口也同时具有读、写两种模式。在该方案中,Avalon 主端口主要是根据控制指令读取帧缓冲中的数据,所以只需设计主端口的读模式。主端口的数据传输采用带延迟模式,即使没有接收到上一次的有效数据,也可以发出下一次的读命令。主端口读传输开始与 clk 的上升沿,在第一个 clk 期间,主端口设置 address 和 read 有效。如果主端口在 clk 上升沿发现 waitrequest 有效,则主端口开始等待。主端口必须使所有输出信号保持不变,直到 waitrequest 失效后的下一个 clk 上升沿。在 waitrequest 无效后,主端口在 clk 的下一个上升沿捕获 readdata,并使 address 和 read 无效。

LCD 控制器与 Avalon 总线的时钟频率为 100 MHz,

而 LCD 输出像素时钟是 39.79 MHz, 所以必须在 Avalon 主端口和 LCD 输出像素数据之间设计一个 FIFO 缓冲, 以确保读写速度匹配, 数据的不丢失, LCD 显示屏上显示界面的连贯性。FIFO 可以通过 Quartus II 软件中的 MegaWizard 管理器生成一个容量为 4 096×16 的异步 FIFO。

2.2 触摸屏模块

本研究利用触摸屏作为人机界面的输入设备。操作人员触摸屏幕, 触摸屏控制器就将获得的模拟信号转换成数字信号传送给 FPGA, FPGA 通过获得的信号判断操作人员发出的是何种指令, 并调用、启动相关程序, 控制电脑横机选针、导纱、调节密度, 并在工作过程中, 根据针织要求, 自动调整横机的三角控制、机头传动控制、牵拉卷取控制、压脚控制、横移控制等。触摸屏模块包括触摸屏面板、触摸屏控制器和主控制器 3 部分。该方案中, 本研究采用四线电阻式触摸屏, AD7843 触摸屏控制器。触摸屏控制器通过 SPI 主端口与 Avalon 总线从端口相连。因触摸屏工作时钟频率为 31.85 kHz, 故设置 SPI 接口时钟频率为 32 kHz。FPGA 中 50 MHz 的外部时钟信号通过锁相环分频输出 10 MHz 的 altpll_io 的时钟信号来驱动 AD7843 的 DCLK, 同时控制 AD7843 上的信息传输。数据传输过程中, 数据宽度为 8 bits, 首先进行 MSB 转向。Clock polarity 和 Clock phase 均设置为 0。

2.3 外部存储器模块

作为一个 CPU 系统, 该人机界面研制方案对 Nios II 外部存储器进行扩展。FPGA 外部存储器采用一片 16 位的 S29GL064N Flash; 2 片 8 位的 IS42S86400B SDRAM, 共 128 M, 两个芯片共用地址和信号控制线; 一片 16 位的 IS61WV102416BLL SRAM。Avalon 总线是 Nios CPU 专用的片内总线, 用于整合 Nios CPU 内核与 Nios CPU 的外设。

Flash 是一种非易失性存储器, 通过具有 Avalon 接口的通用 Flash 接口 CFI (Common Flash Interface) 控制器与主控制器相连。对于 Nios II 处理器, CFI 控制器提供 HAL 驱动子程序。该方案中, Flash 的地址宽度为 23 bits, 数据宽度为 8 bits, 进行读写传送时 Setup 为 60 ns, wait 为 160 ns, hold 为 60 ns。

SDRAM 不具有掉电保护性, 常用作程序运行空间、数据及堆栈区, 以提高系统运行的速度, 其通过具有 Avalon 接口的 SDRAM 控制器与主控制器相连。SDRAM 控制器支持 PC100 规范中所描述的标准 SDRAM。该方案中, SDRAM 数据总线宽度为 32 bits; 结构设置中 chip select 为 1, bank 为 4; 地址宽度中 row 为 13, column 为 10; CAS 延迟为 3 个时钟周期, 初

始刷新为 2 个周期, 刷新时间间隔、访问时间等其他时序参数均使用缺省值。

虽然系统内部有 SRAM, 但是不能满足人机界面系统设计的要求, 所以扩展外部 SRAM。该方案中使用的 SRAM 可以在 125 MHz 的频率下运行, 在人机界面系统中作为数据缓存。

3 人机界面系统构建和软件设计

在 SOPC Builder 设计工具中, 本研究用 Altera 提供的 IP Core 来构建基于 Nios II 的电脑横机人机界面系统。首先用 Verilog HDL 硬件描述语言编写 LCD 控制模块、触摸屏驱动模块, 编译之后生成用户逻辑。在 SOPC Builder 环境中, 添加 Nios II 处理器、Avalon 总线、存储器模块、JTAG 调试模块以及自定义模块等, 经过编译, 生产所需的人机界面系统 HMI。电脑横机人机界面系统 HMI 图如图 4 所示。

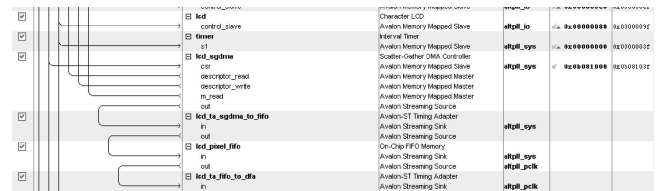


图 4 电脑横机人机界面系统 HMI 图

生成系统之后, 本研究采用 Verilog HDL 硬件描述语言编写系统主程序、LCD 显示程序、A/D 转换程序、触摸屏中断程序、数据处理程序、小型中文字库等。以下是触摸屏中断程序的部分程序:

```
assign irq = ~(edge_capture & irq_mask);
assign edge_capture_wr_strobe = chipselect && ~write_n &&
(address == 3);
always @ (posedge clk or negedge reset_n)
begin
    if (reset_n == 0)
        edge_capture <= 0;
    else if (clk_en)
        if (edge_capture_wr_strobe)
            edge_capture <= 0;
        else if (edge_detect)
            edge_capture <= -1;
end
always @ (posedge clk or negedge reset_n)
begin
    if (reset_n == 0)
        begin
            d1_data_in <= 0;
            d2_data_in <= 0;
        end
    else if (clk_en)
        begin
            d1_data_in <= data_in;
            d2_data_in <= d1_data_in;
        end
end
```

本研究采用 Verilog HDL 硬件描述语言进行设计,与工艺无关,只要满足电脑横机人机界面的设计和使用要求。该人机界面的基本工作流程如图 5 所示。

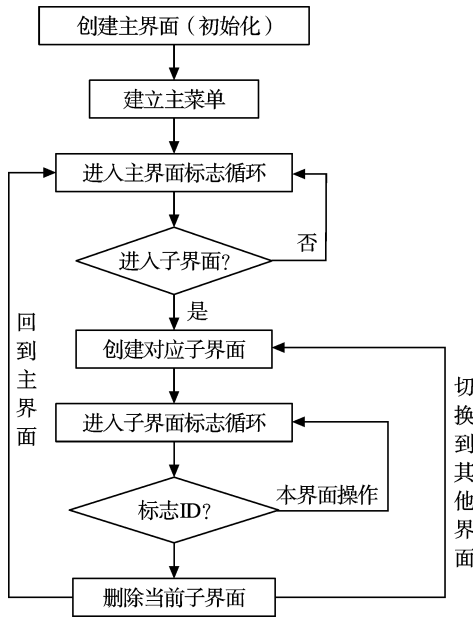


图 5 人机界面工作流程图

该人机界面系统能够直观地显示横机各种性能参数。整个人机交互任务设有 1 个主界面和 11 个第一子界面。人机界面的主界面包括文件管理、花型管理、系统参数、工作参数、机头测试、机器测试、系统维护、运行、关闭电脑、连续织造、帮助 11 个功能菜单。通过各个功能菜单,可以进入相应的子界面:文件管理包括本地磁盘和 USB 设备上的文件管理,以及两者之间文件的导入/导出;机头测试包括左系统和右系统,显示机头的状态;花型管理包括 PAT 和 CNT 两种格式的花型文件编辑;机器测试包括主电机故障信号、摇床位置信号、落布不良信号等横机各个信号的检查 and 测试;运行显示横机在运行状态中的运动方向、花版宽度、设定件数、行计数、针位置等一些的参数;系统维护包括触摸屏校正、设置系统时间、程序升级、系统日志、密码设置、版本维护,用于设置和查看一些横机系统的信息。将编译后产生的 HCL.pof 文件以 AS 模式下载到 FPGA 后所显示的人机界面系统的主界面和系统维护子界面分别如图 6、图 7 所示。



图 6 主界面

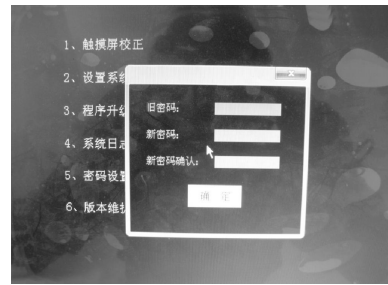


图 7 系统维护子界面

4 结束语

本研究采用 SOPC 技术,在 FPGA 上配置 IP 核,构建片上系统,并通过扩展接口,设计 LCD 液晶、触摸屏等外部逻辑,使用 Verilog HDL 硬件描述语言编写 LCD 驱动程序、触摸屏驱动程序、中文字库,通过 Quartus II 开发工具,将硬件和软件充分结合,构造人机界面系统。另外,在电脑横机的控制研究中,本研究根据需要利用 C 语言和硬件描述语言编写现场设备功能的控制模块,如掉电检测功能、硬件加密防止盗版功能等,并下载到 Nios II 系统中,真正地实现横机人机界面系统集成化,缩短系统开发和升级周期,大大增强系统的抗干扰能力、灵活性和稳定性。

参考文献(References):

- [1] 胡 红. 新型横机构造与编织 [M]. 北京:中国纺织出版社,2000.
- [2] 魏 彬,张团善,时 剑,等. 基于 ARM 和 FPGA 的电脑横机控制器的设计[J]. 纺织科技进展,2007,4(5):44-45.
- [3] 吴继华,王 诚. Altera FPGA/CPLD 设计[M]. 北京:人民邮电出版社,2005.
- [4] 彭澄廉,周 博. 挑战 SOC—基于 NIOS 的 SOPC 设计与实践[M]. 北京:清华大学出版社,2004.
- [5] CAI Ken, LIANG Xiao-ying, LIU Chuan-ju. SOPC based flexible architecture for JPEG encoder [J]. **Proceedings of 2009 4th International Conference on Computer Science and Education**, 2009,23(4):1151-1154.
- [6] 李兰英. Nios II 嵌入式软核 SOPC 设计原理及应用[M]. 北京:北京航空航天大学出版社,2006.
- [7] 潘 松,黄继业,曾 毓. SOPC 技术实用教程[M]. 北京:清华大学出版社,2005.
- [8] JIANG Xiu. The design of LCD controller and its improved application based on FPGA[C]//IET Conference Publications. Portugal:[s.n],2007:37-46.
- [9] BYRON N, INGO S, JOHNNY O. Camera and LCM IP-Cores for NIOS SOPC System [C]//6th FPGA world Conference. Portugal:[s.n],2009:18-23.
- [10] 郭 强. 液晶显示应用技术[M]. 北京:电子工业出版社,2003.
- [11] 张文爱,张 博,程永强. 基于 FPGA 的高分辨率 VGA 显示控制器的设计[J]. 现代显示,2006,3(67):55-58.

[编辑:李 辉]