

# 一种宽范围测速系统的设计\*

李 汉, 米志红, 林春熙

(广州航海高等专科学校 轮机系, 广东 广州 510725)

**摘要:**针对光电编码器的宽范围测速系统存在低速振动测速不准和高速巨量中断导致实时性欠佳的问题,采用抗振动 M/T 测速方法结合可预置  $N$  分频器,低频时采用脉冲电平逻辑滤波,清除干扰,保证测速的准确性,高频时采用分频计数,降低处理器中断处理的次数,提高测速系统运行的效率,从硬件和软件两个方面较好地解决了这个问题,并据此研制以 32 位嵌入式处理器(LPC2114)为控制器的宽范围测速系统,同时给出系统的硬件和软件设计方案。研究结果表明该设计方法是有效的。

**关键词:**光电编码器;宽范围测速;分频器

中图分类号:TH824+.1;TP211+.6

文献标识码:A

文章编号:1001-4551(2010)11-0052-05

## Design of wide-scope speed measuring system

LI Han, MI Zhi-hong, LIN Chun-xi

(Department of Marine Engineering, Guangzhou Maritime College, Gaungzhou 510725, China)

**Abstract:** In order to solve the problems of the inaccuracy at lower speed and poor performance in real time due to the great interruption at higher speed in the wide-scope speed measurement system of optical encoder, a method of vibration-proof M/T speed measurement combined with presettable divide-by- $N$  counter was introduced. In this method, impulse level logic filtering was adopted and the counting was achieved by dividing the higher frequency, thus improving the accuracy at a lower speed and efficiency at a higher speed by decreasing the times of interrupt processing. Based on this method, a wide-scope speed measurement with a 32-bit embedded processor (LPC2114) as its controller has also been developed while the hardware and software of this system were also provided. The results indicate that this method is effective.

**Key words:** optical encoder; wide-scope speed measurement; divide-by- $N$  counter

### 0 引 言

某宽范围数字测速系统的目标为 0.5 r/min ~ 5 000 r/min,以解决高性能电机拖动实验的测速要求。光电编码器体积小、反应快、精度高,广泛应用于电机测速<sup>[1]</sup>,本研究首选光电编码器为测速元件。如测速周期为 0.1 s,为了在测速周期内测出转速,光电编码器的每转槽数最少为:

$$P = \frac{60}{n_{\min} \cdot T_c} = \frac{60}{0.5 \cdot 0.1} = 1\ 200 \quad (1)$$

式中  $P$ —编码器每转槽数; $n_{\min}$ —最低转速,r/min; $T_c$ —测速周期,s。

选用  $P = 2\ 000$  的光电编码器,则最高转速时编码器输出脉冲的周期将达到:

$$T_p = \frac{60}{n_{\max} \cdot P} = \frac{60}{5\ 000 \cdot 2\ 000} = 6\ \mu\text{s} \quad (2)$$

式中  $T_p$ —编码器输出脉冲的周期; $n_{\max}$ —最高转速,r/min; $P$ —编码器每转槽数。

假设拖动系统平稳运行,无任何扭振,如编码器每转槽数为  $P$ ,则在测速周期内脉冲数和转速之间的关系为:

$$m_p = \frac{T_c P n}{60} \quad (3)$$

式中  $T_c$ —测速周期,s; $n$ —转速,r/min。

当  $n = 5\ 000$  r/min, $T_c = 0.1$  s, $P = 2\ 000$  时  $m_p$  达

16 666 次,数量巨大,引起测速系统中断的次数也较大。

由式(2)可看出,在不采用硬件处理的前提下,测速中断程序的执行时间最长不能超过  $6 \mu\text{s}$ ,否则测速无法进行。如果考虑到测速系统的其他功能(如解算、滤波、通讯、显示等),对测速程序的时间要求将更加严格,给程序设计带来很大的困难。因此,采用光电编码器测量高速时存在的主要问题是光电编码器输出脉冲频率较高,测速周期内引起系统中断次数过大,要求测速程序的运行时间短,增加程序设计的难度,同时由于中断次数巨大使测速程序总的运行时间较长,系统大部分机时消耗于测速,无法顾及其他功能,不利于保证系统的实时性。

由于测速系统要求测量的转速低至  $0.5 \text{ r/min}$ ,电动机在低速运行时极易造成转轴扭振或蠕动,光电编码器输出信号的正交性受到破坏<sup>[2]</sup>,给准确测速带来很大的困难,如果不采取措施,测速系统将在较高的转速时受到限制<sup>[3]</sup>,使系统无法到达测速指标的下限要求。对于低速时编码器输出信号的干扰,可采用硬件、软件<sup>[4]</sup>或软硬件结合的方式消除。光电编码器在不同情况下的输出波形如图 1 所示。可见为了在电动机低速时仍然准确地测量转速,必须处理转轴扭振带来的问题。

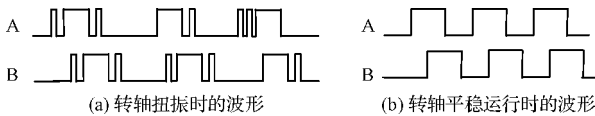


图 1 光电编码器输出波形图

综合上述,在宽范围测速系统中需要解决低速时转轴扭振引起编码器输出信号受干扰造成测速不准的问题,同时需要处理“高速时编码器输出脉冲频率较高,测速系统中断次数过多、测速程序执行时间长”的问题,本研究采用结合硬件分频器的抗振动 M/T 测速方法可较好解决这个问题。

## 1 宽范围测速原理

### 1.1 干扰脉冲识别

光电编码器在工业测速有较为广泛的应用,光电编码器的应用技术不断产生,有文献采用恒基准脉冲法提高光电编码器测速的精度<sup>[5]</sup>,采用锁相环技术提高低速响应速度<sup>[6]</sup>,但这些方法都以光电编码器输出正交无干扰信号为前提,当测速系统处于较大振动的情况下是无能为力的。在转轴扭转较大的情况下,必须识别干扰脉冲,才能对光电编码器输出脉冲信号进

行准确计时计数,达到准确测速的目的。本研究采用以下的方法识别干扰脉冲:由图 1(b)可看出当 A 相信号的上升沿时刻测得 B 相信号的电位与 A 相信号的下落沿时刻测得 B 相信号的电位不同时,可判定此次脉冲为真实脉冲,反之脉冲为干扰脉冲。具体步骤如下:在 A 相信号的上升沿时刻测量 B 相信号的电位  $V_u$ ,下降沿时刻测量 B 相信号的电位  $V_d$ ,则:

当  $V_u \neq V_d$  时,判定本次脉冲为真实脉冲;

当  $V_u = V_d$  时,判定本次脉冲为干扰脉冲。

这种识别编码器干扰脉冲的方法优点是简单、易于实现、实时性好。

### 1.2 抗振动 M/T 测速方法

设定测速周期为  $T_c$ ,系统接收到脉冲之后,识别出 A 相的干扰脉冲,从而决定是否对脉冲进行计数或作为计时开始/结束时刻。测速系统从 A 相信号真实脉冲的下降沿开始计时,在  $T_c$  期间对 A 相信号不断判定输入脉冲的真实性,如果输入为真实脉冲,则测速计数器  $m_p$  加 1,如果输入为干扰脉冲,则测速计数器保持原值不变,直到计时时间到,记录测速计数器的脉冲数  $m_p$ 、 $T_c$  到达前一个真实脉冲下降沿来临时刻的实际计时脉冲数  $T_n$ ,由此计算出转速  $n$ <sup>[7]</sup>。假设计时时钟频率为  $f_c$ (单位:MHz),则:

$$n = \frac{60 \cdot 10^6 f_c m_p}{P T_n} = C_{mp} \frac{m_p}{T_n} \quad (\text{单位: r/min}) \quad (4)$$

式中  $n$ —转速;  $m_p$ —测速计数器的值;  $P$ —编码器每转脉冲数。

当电动机转速较高且编码器输出信号干扰脉冲的数量小于允许范围时,可采用分频器对编码器输出信号进行分频,设分频器的次数为  $N$ ,则分频之后转速的计算式应为:

$$n = N \cdot C_{mp} \frac{m_p}{T_n} \quad (\text{单位: r/min}) \quad (5)$$

式中  $n$ —转速;  $m_p$ —测速计数器的值;  $N$ —分频次数;  $C_{mp}$ —常数。

### 1.3 分频处理

电动机在低速时运行不平稳,造成编码器输出信号含有干扰脉冲,为了保全真实脉冲,达到准确测速的目的,对编码器输出信号不能进行分频处理,因此系统应确定允许分频的最低转速。当电动机的转速高于该转速时,编码器输出脉冲极少受到干扰, A、B 相信号保持正交关系,对这样的信号进行分频处理不会对测速精度带来负面影响,因此允许对编码器的信号进行分频处理,而低于该转速时不可作分频处理,否则可能

将真实脉冲清除掉,致使测速不准。可根据测速精度要求和拖动系统的扭振特性确定允许分频的最低转速,如测速系统的运算速度快、处理能力强可适当提高允许分频的最低转速。本研究使用分频处理之后转速和测速程序执行次数之间的关系图如图 2 所示。图中  $N$  为分频次数,  $m$  为测速周期内中断程序中中断次数即执行次数, 1 为有干扰脉冲时的曲线, 2 为假设转轴无扭振情况下的曲线。

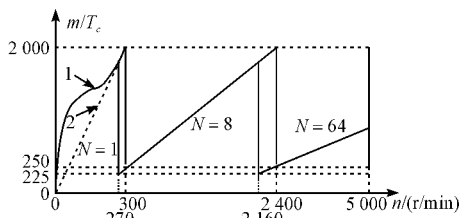


图 2 中断次数与转速的关系图

(1) 在测速范围内采用 3 段分频, 第 1 段转速范围 0.5 r/min ~ 300 r/min, 分频次数  $N = 1$ ; 第 2 段转速范围 300 r/min ~ 2 400 r/min,  $N = 8$ ; 第 3 段转速范围 2 400 r/min ~ 5 000 r/min,  $N = 64$ 。

(2) 本研究设置的允许分频最低转速为 270 r/min, 在该转速以下由于干扰脉冲的随机性使得中断次数与转速之间不再是线性关系, 而是随机概率关系, 但其下限不能低于虚线 2 所示的次数, 因为转轴扭振只可能在平稳运行输出脉冲的数量基础上增加干扰脉冲, 不可能减少平稳运行时输出脉冲的数量。

(3) 为了避免转速在分频切换点附近时分频次数来回跳动, 采用滞后切换的方法。本例转速超过 300 r/min 时,  $N$  取 8, 之后转速必须低于 270 r/min,  $N$  才能重新取 1。当转速达到 300 r/min, 取  $T_c = 0.1$  s, 不进行分频处理, 采用抗振动 M/T 测速方法时, 中断次数(等于测速周期内编码器输出脉冲数的两倍)为:

$$m = 2m_p = \frac{2T_c P_n}{60} = \frac{2 \times 0.1 \times 2\,000 \times 300}{60} = 2\,000 \text{ 次}$$

如果采用 8 分频, 则编码器的脉冲频率降至原来的八分之一, 相当于转速降到 37.5 r/min, 所以采用分频之后中断次数为:

$$m' = \frac{m}{8} = 250 \text{ 次}$$

同样道理, 转速为 270 r/min 时, 未分频处理, 则微处理器的中断次数为 1 800 次, 8 分频处理后, 中断次数为 225 次。

采用 8 分频且转速达到 2 400 r/min 时, 微处理器的中断次数为:

$$m = 2m_p = \frac{2T_c P_n}{60N} = \frac{2 \times 0.1 \times 2\,000 \times 2\,400}{60 \times 8} = 2\,000 \text{ 次}$$

在微处理器运行效率相等的前提下选择 2 400 r/min 为切换转速是合适的。如采用 64 分频处理, 则中断次数降为:

$$m = \frac{2T_c P_n}{60N} = \frac{2 \times 0.1 \times 2\,000 \times 2\,400}{60 \times 64} = 250 \text{ 次}$$

同样, 64 分频的滞后切换的转速应设为 2 160 r/min ( $m = 225$  次)。

(4) 一个测速周期内最高中断次数为 2 000 次。经过测算, 在 CPU(LPC2114) 频率为 44.236 8 MHz 的情况下, 定时器中断程序在一个测速周期内的平均执行时间不超过 3  $\mu$ s, 则一个测速周期内中断程序执行的时间所占比例为:

$$\gamma = \frac{2\,000 \times 3}{100\,000} = 6\%$$

可见, 使用分频处理之后, 测速系统的效率和实时性大为提高, 特别是转速较高时。

## 2 硬件设计

宽范围测速系统的硬件电路如图 3 所示, 由信号输入电路、可预置  $N$  分频器电路、译码器、LED 显示电路、复位和电源(图中省略)等部分组成。

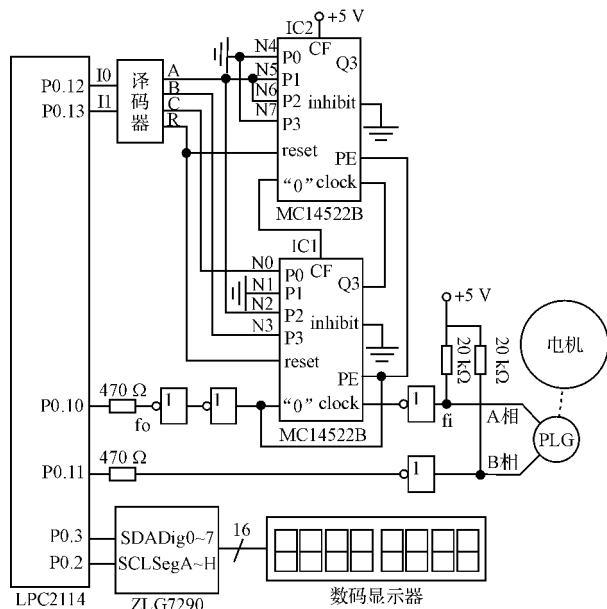


图 3 宽范围测速系统硬件电路图

(1) 可预置  $N$  分频器。

可预置  $N$  分频器由两片 MC14522B 组成, 分别是 IC1 和 IC2, 它的功能是将编码器 A 相信号  $N$  分频, 降低信号的频率, 而后输入到微处理器 PLC2114 的 P0.10 端。由于在抗振动测速程序中需要在 A 相信号的边沿检测 B 相信号的电位, 无需将 B 相信号  $N$  分频, 而直接输入到 P0.11 端<sup>[8]</sup>。可预置  $N$  分频器输出

和输入频率之间的关系为:

$$f_o = \frac{f_i}{N} \quad (6)$$

式中  $f_i$ —输入信号的频率; $f_o$ —输出信号的频率; $N$ —分频次数。

$N$  值由  $N_7 \sim N_0$  组成的两位 BCD 码决定。由于测速系统仅需  $N=1$ 、 $N=8$  和  $N=64$  等 3 个分频次数,为了节省微处理器的 I/O 口线,根据表 1 可见  $N_1$ 、 $N_4$ 、 $N_7$  恒为低电位,可将它们连接在一起并接地, $N_2$ 、 $N_5$ 、 $N_6$  的电位相同,可将它们连接在一起为 A 端, $N_3$  为 B 端, $N_0$  为 C 端。这样仅需 3 个输入信号 A、B、C,即可决定可预置  $N$  分频器的 3 个分频次数。

表 1  $N$  值和分频器预置端口之间的关系

| $N$ | $N_7$ | $N_6$ | $N_5$ | $N_4$ | $N_3$ | $N_2$ | $N_1$ | $N_0$ |
|-----|-------|-------|-------|-------|-------|-------|-------|-------|
| 1   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 1     |
| 8   | 0     | 0     | 0     | 0     | 1     | 0     | 0     | 0     |
| 64  | 0     | 1     | 1     | 0     | 0     | 1     | 0     | 0     |

注:0 = 低电位,1 = 高电位。

### (2) 译码器。

可预置  $N$  分频器工作时,复位信号  $R$  和设置  $N$  的信号 A、B、C,共 4 个输入信号,微处理器需要输出  $I_0$ 、 $I_1$  两个信号,经译码可满足分频器的要求,译码器的真值表如表 2 所示。

表 2 译码器真值表

| $I_1$ | $I_0$ | $R$ | A | B | C | 备注                   |
|-------|-------|-----|---|---|---|----------------------|
| 0     | 0     | 1   | x | x | x | RESET                |
| 0     | 1     | 0   | 1 | 0 | 0 | 0110,0100 ( $N=64$ ) |
| 1     | 0     | 0   | 0 | 1 | 0 | 0000,1000 ( $N=8$ )  |
| 1     | 1     | 0   | 0 | 0 | 1 | 0000,0001 ( $N=1$ )  |

注:0 = 低电位,1 = 高电位,x = 任意电位。

根据真值表可得如下的逻辑关系: $A = \bar{I}_1$ ,  $B = \bar{I}_0$ ,  $C = I_1 \cdot I_0$ ,  $R = \bar{I}_1 \cdot \bar{I}_0$ 。

## 3 软件设计

### 3.1 端口配置

LPC2114 内部具有两个 32 位定时器—定时器 0 和定时器 1,使用一个定时器可完成测速周期定时和测速的要求,本研究选用定时器 1<sup>[9]</sup>。编码器 A 相脉冲信号从 P0.10 端口输入,测速系统需要在 A 相信号下降沿和上升沿时刻能够产生中断并且捕获该时刻的定时值,因此 P0.10 设置为 CAP1.0。B 相脉冲信号从 P0.11 端口输入,因 B 相信号需要检测电位,P0.11 设置为 GPIO,方向设置为 I。定时器 C 语言初始化程序如下:

```
void Timer1_Init ( void)
```

```
{
    T1PR = 0x09;    // T1TC 频率为 1.105 92 MHz
    T1CCR = 0x07;   // CAP1.0 下降沿和上升沿捕获并中断
    T1MCR = 0x03;   // 匹配通道 0 匹配中断并复位 T1TC
    T1MRO = 110592; // 匹配寄存器预设置(定时 0.1 s)
    T1TC = 0x00;    // T1TC 复位
    T1PC = 0x00;    // T1PC 清零
    T1TCR = 0x01;   // 启动定时器 1
}
```

测速系统通过 I<sup>2</sup>C 接口与 ZLG7290 连接,P0.2 设置为 SCL,P0.3 设置为 SDA。分频器预置和复位由 P0.12、P0.13 决定,P0.12、P0.13 设置为 GPIO,方向为 O。

### 3.2 测速程序设计

抗振动测速主要由定时器 1 的中断程序完成。测速周期 0.1 s 定时由定时器 1 产生,MRO 配置为匹配时中断并且复位,因此,定时器 TC 的值在 0 ~ 110 591 之间循环,每次循环产生一次中断。中断时记录编码器 A 相信号真实脉冲计数器  $m_p$  值、 $m_p$  个真实脉冲的计时长度  $T_n$ ,由这些数据 and 分频器  $N$  值可计算出转速。如果在中断程序中计算转速和滤波会导致中断程序执行时间过长,为了避免这种情况,使用联络标志位 bPro。当测速周期结束时 bPro = “1”,主程序检测到 bPro 为“1”则由  $m_p$ 、 $T_n$  和  $N$  值计算转速并进行滤波处理,求出平滑后的转速,处理完毕 bPro 清零。这样将计算转速和滤波的工作交给主程序完成,降低中断程序的负担。为了重新测速,记录 A 相脉冲数计数器  $m_p$  的值之后  $m_p$  应清零。采用标志位 bST 识别是否需要记录脉冲的初值,当测速周期开始时,bST = “1”,在此条件下检测到 A 相真实脉冲下降沿则记录 CAP1.0 捕获的计时值(用寄存器  $T_{n0}$  保存),作为测速脉冲开始时刻,同时 bST 复位,进入正常脉冲计数过程。在正常脉冲计数过程中,CAP1.0 不断捕获 A 相信号边缘的计时值,但只有真实脉冲的下降沿所捕获的计时值才用寄存器  $T_n$  保存下来,同时对 A 相信号的真实脉冲个数进行计数,保存于计数器  $m_p$  中。到测速周期结束时, $T_n$  保存的值就是真实脉冲计时的终值,此值减去初值  $T_{n0}$ ,得到  $m_p$  的真实脉冲的计时长度  $T_n$  (即  $T_n \leftarrow T_n - T_{n0}$ )。中断程序的流程图分别如图 4 所示。

### 3.3 主程序设计

主程序的主要任务是系统初始化、转速解算和滤波、设置分频器  $N$  值和显示输出等<sup>[10]</sup>,主程序流程图如图 5 所示。

(1) 初始化:初始化需要处理的内容有端口配置;定时器初始化;I<sup>2</sup>C 接口初始化;中断配置;P0.12、

P0.13都置低电位,分频器复位,延时 500  $\mu\text{s}$  之后 P0.12、P0.13 都置高电位,开始测速。

(2) 转速解算和滤波:检测到联络标志位  $bPro = 1$ ,表示测速中断程序传来待处理数据,启动转速解算程序。解算转速时首先读取分频器当前的  $N$  值,然后根据式(5)求出当前的转速  $n_{or}$ ,经滤波之后得到较为平滑和准确的转速  $n$ 。

(3) 设置分频器  $N$  值:解算和滤波后得到新的转速  $n$ ,根据图 2 给出的数据和当前分频器的  $N$  值决定是否重设分频次数  $N$  值。

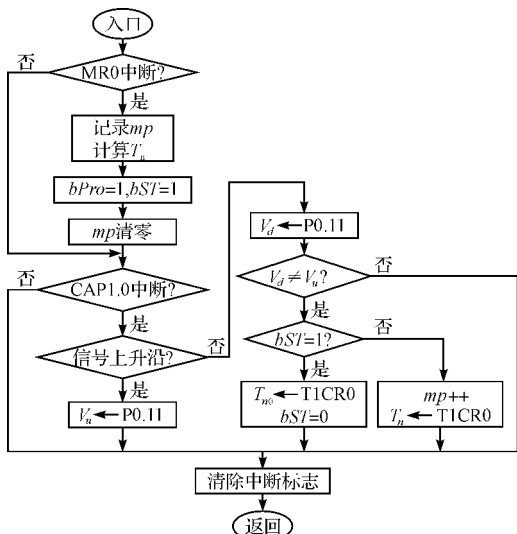


图 4 中断程序流程图

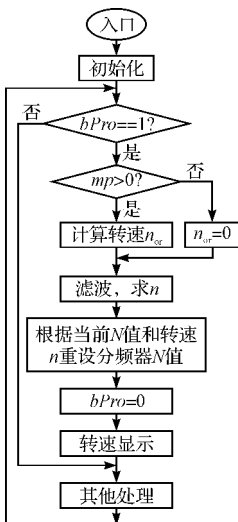


图 5 主程序流程图

(4) 转速显示输出:转速处理完毕,联络标志位  $bPro$  清零,而后将转速  $n$  的数据译码,由数码管显示出来。

### 4 结束语

本研究以 32 位嵌入式处理器(LPC2114)为控制器,虽然 LPC2114 以 ARM7TDMI-S 为内核和流水线设计,程序运行迅速,但面对巨量的中断次数还是有些无能为力,本研究采用两片 MC14522B 组成的可预置  $N$  分频器,低频时采用脉冲电平逻辑滤波,清除干扰,保证测速的准确性,高频时采用分频计数,降低处理器中断处理的次数,从而提高测速系统运行的效率,较好地解决了基于光电编码器的宽范围测速的问题,即低速振动测速不准和高速巨量中断导致实时性欠佳的问题。

### 参考文献 (References) :

- [1] 常春,胡瑜,董彬. 光电旋转编码器的研究与应用[J]. 仪表技术与传感器,2001,13(12):32-35.
- [2] 崔晓红,陈红利. 光电编码器抗干扰防振动电路的设计[J]. 交通与计算机,2005,23(1):110-112.
- [3] HAGL R, BIESKI S. Rotary encoders make digital drives dynamic[J]. **Machine Design**,1994,54(8):52-58.
- [4] 姜庆明,杨旭,甘永梅,等. 一种基于光电编码器的高精度测速和测加速度方法[J]. 微计算机信息,2004,20(6):48-50.
- [5] 宋刚,秦月霞,张凯,等. 基于普通编码器的高精度测速方法[J]. 上海交通大学学报,2002,36(8):1169-1172.
- [6] 汪涛,黄声华,万山明. 一种基于 DSP 的伺服电动机转速检测方法[J]. 微电机,2006,39(3):86-88.
- [7] 李汉. 一种光电编码器抗振动测速的方法[J]. 电气传动,2010,40(6):78-80.
- [8] 吕汀,石红梅. 变频技术原理与应用[M]. 1版. 北京:机械工业出版社,2003.
- [9] 周立功. ARM 微控制器基础与实践[M]. 2版. 北京:北京航空航天大学出版社,2005.
- [10] 斯塔斯. ARM 嵌入式系统开发-软件设计与优化[M]. 1版. 沈建华,译. 北京:北京航空航天大学出版社,2005.

[编辑:李辉]