

基于 EMI 分析的数模混合 PCB 设计

李小荣¹, 张 涛², 王 健^{1,2*}

(1. 杭州电子科技大学 电子信息学院, 浙江 杭州 310018; 2. 聚光科技(杭州)有限公司, 浙江 杭州 310052)

摘要:数模混合印制电路板(PCB)设计的重点和难点是电磁干扰(EMI)抑制。针对这一问题,从数模混合 PCB 中 EMI 产生的原因出发,分析了如何从干扰源和耦合路径方面解决数模混合 PCB 中的 EMI 问题,总结了混合电路 PCB 的设计原则,通过工程实践给出了综合运用设计规则与 SIwave 仿真工具进行混合 PCB 设计的方法与步骤。实践结果证明,基于 EMI 分析的数模混合 PCB 设计方法可行且高效。

关键词:数模混合;印制电路板;电磁干扰;去耦电容;SIwave

中图分类号:TN401

文献标识码:A

文章编号:1001-4551(2010)05-0115-05

Printed circuit board design of digital-analog hybrid circuits based on EMI analysis

LI Xiao-rong¹, ZHANG Tao², WANG Jian^{1,2}

(1. College of Electronic Information, Hangzhou Dianzi University, Hangzhou 310018, China;

2. Focused Photonics (Hangzhou) Inc., Hangzhou 310052, China)

Abstract: The focus and difficulty of mixed printed circuit board(PCB) design is electro magnetic interference(EMI) suppression. Aiming at the problem, the main EMI sources and coupling paths were discussed and design principles of digital-analog hybrid PCB were proposed through analyzing the solution of reducing EMI. By engineering practices, the design approach and procedures by using design rules and simulation tool(SIwave) were given. The practice result shows that the design method is feasible and efficient.

Key words: digital-analog hybrid; printed circuit board(PCB); electromagnetic interference(EMI); decoupling capacitor; SIwave

0 引 言

作为各种元器件的支撑和互连的 PCB 正朝着小型、高速、高密度的方向不断攀升^[1]。集成了高速数字电路、模拟小信号电路、A/D 或 D/A 转换电路、电源等的数模混合 PCB 的应用日益广泛。混合 PCB 设计中的 EMI 问题越来越突出,现代数模混合 PCB 的设计正面临着新的挑战。为了缩减开发周期和开发成本,需要采取新的设计方法和手段来解决 EMI 问题。

本研究从干扰源头和干扰路径来解决 PCB 中 EMI 问题,并给出混合电路 PCB 设计规则和方法。

1 数模混合 PCB 中 EMI 产生的原因

EMI 产生的三要素为电磁干扰源、干扰途径、敏感

部件。正确辨别 PCB 中 EMI 三要素是进行数模混合 PCB 设计的基础。

1.1 干扰源

数模混合 PCB 中的干扰源主要由数字电路部分产生:

(1) ΔI 噪声。高速逻辑电路状态切换时,电源和地上的电流发生突变,产生 ΔI 噪声电流。由于电源线和地线存在一定的引线电感, ΔI 噪声电流会在电源和地上产生尖峰电压,即 ΔI 噪声电压。

(2) 高速数字信号的高频分量,主要为时钟和数据等周期信号。在 EMI 频率范围内,关心更多的是信号的高阶谐波(常取 10 倍频程)^[2]。

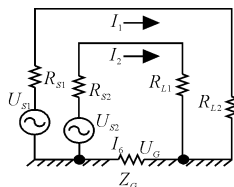
(3) 由于不对称因素(如串扰、驱动器错位、线长偏差及不对称负载等)使差分信号转化成共模信

号^[3],共模电流在 PCB 上寻找任何低阻抗返回路径,容易产生 EMI 问题。

(4) PCB 电源/地谐振^[4]:由电源/地形状、介质厚度、介电常数、去耦电容决定。根据波动理论,当外界激励频率与结构固有谐振频率一致时,结构上产生最大振幅。PCB 典型的激励源包括电源/地引入的传导干扰、高速 IC 开关噪声等。谐振增加辐射强度,因为它会让辐射器更有效率。

1.2 干扰途径

(1) 传导干扰^[5],属频率较低的部分(低于 30 MHz),PCB 中主要有共地阻抗耦合及共源阻抗耦合两种。共地平面阻抗耦合模型如图 1 所示,其中 U_{s1} 为干扰源电压、 U_{s2} 为敏感电路信号电压,干扰源与敏感电路间有公共地阻抗 Z_G 。



不考虑 I_2 作用时:

$$U_G = Z_G U_{s1} / (R_{s1} + R_{L1} + Z_G) \quad (1)$$

由于:

$$R_{s1} + R_{L1} \gg Z_G$$

所以:

$$U_G \approx Z_G U_{s1} / (R_{s1} + R_{L1}) \quad (2)$$

U_G 在 R_{L2} 上形成的干扰电压 U_n 为:

$$U_n = Z_G R_{L2} U_{s1} / (R_{s1} + R_{L1}) (R_{s2} + R_{L2}) \quad (3)$$

可见,敏感电路负载 R_{L2} 上的干扰电压 U_n 是干扰源 U_{s1} 、公共地阻抗 Z_G 、负载 R_{L2} 的函数。同理,不同电路或芯片的电流通过公共电源阻抗时,在敏感电路上一样会产生干扰电压。

(2) 感应干扰,分为电场耦合与磁场耦合。在高频段,PCB 走线分布参数的影响不可忽略,需要按分布参数理论来考虑。电场耦合强度取决于干扰源频率、强度及两走线或者平面之间的互容。电场耦合可用连接在受扰线上的电流源 I_{cm} 来模拟:

$$I_{cm} = C_m \frac{dV}{dt} \quad (4)$$

干扰线与受扰线之间的高频电场耦合模型如图 2(a) 所示。

磁场耦合强弱取决于干扰源频率、强度及两走线或者平面之间的互感等因素。磁场耦合可用受扰线上的感应电压源 V_{Lm} 来模拟:

$$V_{Lm} = L_m \frac{dI}{dt} \quad (5)$$

干扰线与受扰线之间的高频磁场耦合模型如图 2(b) 所示。

由参考文献[3]可知,上述两个耦合模型产生的近端噪声为:

$$V_{near} = \frac{V_{input}}{4} \left[\frac{L_M}{L} + \frac{C_M}{C} \right] \quad (6)$$

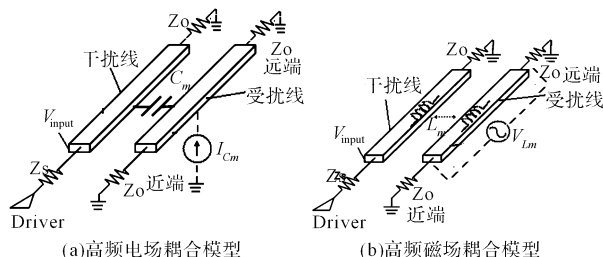


图 2 PCB 走线之间耦合模型

远端噪声为:

$$V_{far} = - \frac{V_{input} X \sqrt{LC}}{2T_r} \left[\frac{L_M}{L} - \frac{C_M}{C} \right] \quad (7)$$

式中 V_{input} —传输线输入端电压; C_M 和 L_M —两走线之间互容和互感; L 和 C —走线的单位长度电感和电容; X —两走线的耦合长度; T_r —干扰信号的上升沿时间。

(3) 辐射干扰,属于频率较高部分的耦合(高于 30 MHz)。根据 Maxwell 方程,短单极天线的辐射场为:

$$H_\phi = (Idl e^{jkr} / 4\pi r) (jk + 1/r) \sin \theta \quad (8)$$

$$E_\gamma = (-jIdl / 2\pi\omega\epsilon) (e^{-jkr} / r^2) (jk + 1/r) \cos \theta \quad (9)$$

$$E_\theta = (-jIdl / 4\pi\omega\epsilon) (e^{-jkr} / \gamma r) [-k^2 + (jk/r) + 1/r^2] \sin \theta \quad (10)$$

式中 ϕ, γ, θ —球坐标; I —天线电流; dl —短单极天线长度; r —天线至场点的距离; ω —角频率; ϵ —空气介电常数; $k = 2\pi/\lambda$ 。

当 $r \ll \lambda$, 为近场, H 正比于 $1/r^2$, E 正比于 $1/r^3$, 波阻抗 $|Z| = |1 - jZ_0(\lambda/2\pi r)| \gg Z_0$ (Z_0 为自由空间波阻抗), 为容性阻抗, 与 $1/r$ 成正比。单极天线为高电压、小电流、高阻抗源。当 $r \gg \lambda$ 时, 为远场, E 与 H 都正比于 $1/r$, 波阻抗 $Z = 377 \Omega$ 。

对于小环天线, E 正比于 $1/r^2$, H 正比于 $1/r^3$, 波阻抗 $Z = jZ_0 2\pi r / \lambda$, 为感性低阻抗, 与 r 成正比。小环天线的近场以磁场为主。小环天线为低电压、大电流、低阻抗源。其远场与单极天线相同, H 和 E 都正比于 $1/r$, 波阻抗 $Z = 377 \Omega$ 。

1.3 敏感部件

敏感部件为模拟电路,包括传感器、接收器、低噪声放大器等噪声敏感器件和电路。

2 数模混合电路 PCB 设计原则

控制 EMI 的关键,是降低电源地平面谐振和电路

回流路径阻抗,正确放置旁路和去耦电容。

2.1 器件布局

(1) 根据电路原理把 PCB 分为数字区域和模拟区域,避免数字器件与模拟器件交叉放置。在每个区域按照电源电压/电流大小、速度快慢进行分组。A/D、D/A 转换器跨分区放置。

(2) 合理放置高速 IC 的去耦电容以减小 ΔI 噪声,控制 EMI 干扰源头。所有高速 IC 的本地去耦电容应该尽量靠近 IC 的电源管脚。如果使用两个数量级不等的本地去耦电容,应把较小容值的电容更靠近 IC,以提高瞬间电流补偿速度。PCB 的整体去耦电容紧靠外接电源线和地线放置。

2.2 高速数字电路部分

减小信号的反射和串扰的措施主要有:

(1) 增加高速信号线之间的间距。对于时钟信号电路布线,其边对边的距离(S)至少为布线高度(H)的 3 倍,即 $S/H \geq 3$;对于数据电路布线,其 $S/H \geq 1$ 。尽量减小耦合长度,把敏感信号线布成带状线以减小远端串扰。

(2) 保持信号在整个路径中感受到的瞬态阻抗不变。对于时钟线和高频信号线要根据其特性阻抗要求考虑线宽,做到阻抗匹配。如果有大量信号线切换参考平面,须注意这些过孔在参考层上的分布不要形成开槽,以免切断信号返回路径。

(3) 高速信号线换层走线时,如果它们的参考平面具有相同电压,则尽量将信号线过孔与返回路径过孔放置在一起;如果它们的参考平面具有不同电压,应在信号过孔旁就近放置 ESL 小的去耦电容。

(4) 确保高速信号线的参考层为完整平面。比如,对于一个 T-G-S1-S2-P-B 的六层板(T 为顶层走线层,G 为地平面层,S1、S2 为内层信号走线层,P 为分割电源平面层,B 为底层走线层),高速信号最好走在 T 和 S1 层,不要走在 S2 和 B 层。

(5) 尽量保持差分线等长和等间距,减小不对称性。

2.3 隔离

分割地平面以减小共地阻抗耦合。在 PCB 中,将地平面划分成不同的区域,如模拟小信号地、功率地、数字地、I/O 接口地等,从而使各电路的返回电流只从各自的地参考平面上返回,两个地在一处通过铜箔、 $0\ \Omega$ 电阻或磁阻相连。并且当有信号线需要跨分割走线时,从两地的桥接处布线通过,避免由于地参考平面不连续而增加信号的反射和串扰。同时,数字电源与

模拟电源的分割要与其对应的参考平面保持一致,避免模数电源的噪声耦合。对于 A/D 或者 D/A 的数字地和模拟地,也采用类似的原则,只需在器件下面把两个地桥接起来。

2.4 减小电流环路面积

单/两层板中,电源、地通常都是以布线方式走线。要保持电源环路面积和信号电流环路面积最小,应使电源和地、信号和地成对走线,以降低辐射。对低频电路,地应尽量采用单点并联接地;高频电路宜采用多点串联接地。

3 工程实践

为提高实践中设计的成功率,笔者采用 PCB 设计原则和仿真相结合的方法。电路包括传感器电路、小信号放大电路、A/D 转换器、FPGA 和 DSP 数据处理和控制 IC、功率输出电路等。仿真工具为 Ansoft 的 SIwave,这是一款针对 PCB 整板级的全波电磁场分析工具。在混合电路 PCB 设计中,SIwave 主要作用为^[6-7]:

(1) 计算谐振模式:SIwave 通过求解齐次 Maxwell 方程得到电源和地平面之间 2D 谐振模式,分析 PCB 固有结构和 RLC 分布参数引起的可能发生的风险。

(2) 计算 S/Y/Z 参数:计算已定义网络的 S 参数,然后通过节点电流电压关系转化成阻抗/导纳参数。S 参数反映了信号的反射和传输特性,以及信号之间的耦合。

(3) 计算激励源的作用:通过定义频变源或者恒定源,分析 PCB 板上所激发的电场分布情况,考查传导和辐射效应。

本研究中 PCB 采用 FR4 材料,尺寸为 $100\text{ mm} \times 80\text{ mm}$,板厚 1.6 mm ,使用 T-G-S1-S2-P-B 的六层板叠层结构。电路中 ALTERA FPGA 的时钟信号上升沿为 0.5 ns ,有效带宽 700 MHz ,TI DSP 数据信号有效带宽为 500 MHz 。主要的设计方法和步骤为:预布局阶段,按照设计原则进行布局,避免了高速数字信号(FPGA 与 DSP 的时钟、地址信号、数据信号、控制信号)对模拟电路的干扰,同时要避免 PCB 结构谐振引起的潜在干扰源。使用 SIwave 计算由 PCB 材料、尺寸和叠层确定的电源/地平面的谐振模式,避免将 FPGA 和 DSP 等关键器件放在其工作频率与平面谐振频率相近并且谐振较大的平面之上,否则,只能通过在谐振位置添加合适的去耦电容来改变谐振特性,增加了成本和设计复杂性。仿真结果表明,在 1.5 GHz 以下时,PCB 存在 4 个谐振频点,如表 1 所示。

表 1 1.5 GHz 以下时,电源/地平面的谐振频率

Mode	Re. Freq/ GHz	Im. Freq/ GHz	k	Wavelength /m	Q
1	0.711 02	0.007 81	14.901 9	0.421 63	45.508 0
	1 918	2 517	17 47	6 029	48 600
2	1.170 22	0.012 64	24.526 0	0.256 18	46.264 1
	1 952	7 910	38 53	4 271	77 100
3	1.373 20	0.014 77	28.780 3	0.218 31	46.473 6
	8 426	4 910	20 43	5 335	45 700
4	1.431 40	0.015 38	30.000 0	0.209 43	46.525 8
	4 739	3 782	24 97	9 336	61 300

由电磁场分布图(如图 3 所示)可见,PCB 在低频时,中心位置不存在谐振。所以,布局时应把高速 IC 放在 PCB 的中间位置。

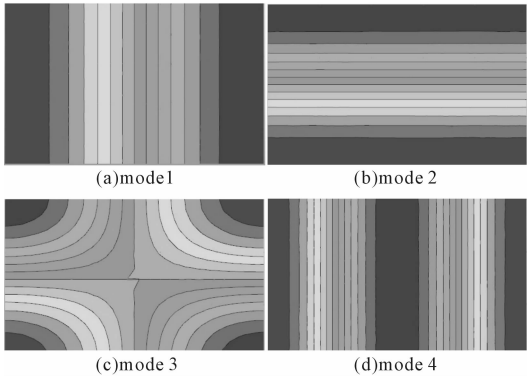


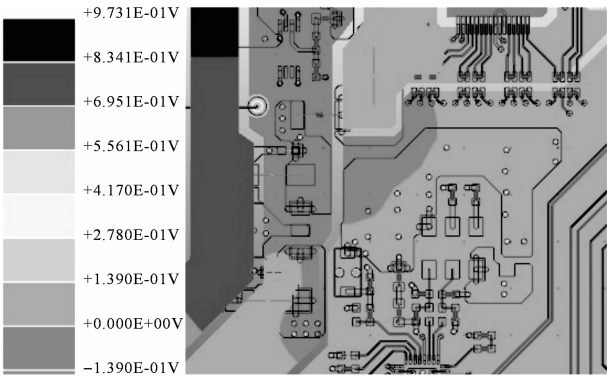
图 3 电源/地平面谐振模式

根据上述分析的设计原则对该混合 PCB 进行布局、布线和平面分割,完成后,再进行谐振分析,进一步考查 PCB 上分布 RLC 元件对谐振模式的影响,避免 PCB 因为谐振存在的潜在干扰源。仿真结果如图 4 (a)所示,笔者发现在 577 MHz 时,3.3 V 电源在分割平面上呈现严重谐振,谐振电压大于 8 V。

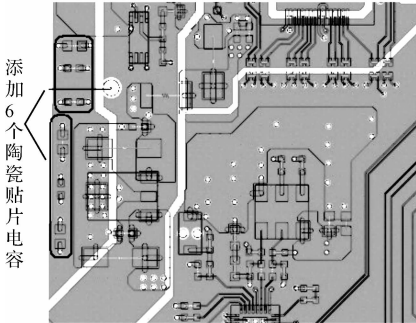
SIwave 中,在谐振处添加 3 对陶瓷贴片电容, $C_1 \sim C_3$ 的参数为: $C=0.1\ \mu\text{F}$, $ESL=1.5\ \text{nH}$, $ESR=0.2\ \Omega$; $C_4 \sim C_6$ 的参数为: $C=0.01\ \mu\text{F}$, $ESL=1.5\ \text{nH}$, $ESR=0.2\ \Omega$,消除此处的谐振模式,如图 4(b)所示。

计算关键信号的 S 参数,考查信号的反射和串扰,以减小 EMI 干扰源和感应耦合。在要检测的信号线上添加端口(PORT),然后用 SIwave 计算 S 参数。所计算的一个时钟信号与一个数据信号端口的 S 参数如图 5(a)所示,反映了 CLK 信号的反射和 CLK 与 DATA3 之间的串扰。波形表明,按照上述设计原则的布线能满足设计要求(串扰小于 5%)。数字电源 +3.3 VD 与模拟电源 -5 VA 之间的隔离度(即串扰)如图 5 (b)所示,亦满足设计要求。

笔者进行了传导干扰分析和电压噪声检测。在 SIwave 中,某个信号网络的源端添加电压源激励,末端

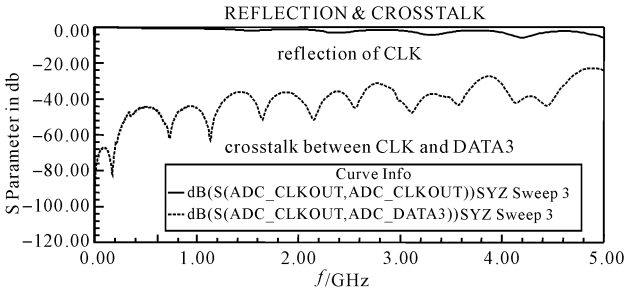


(a)3.3 V 电源平面上出现的谐振

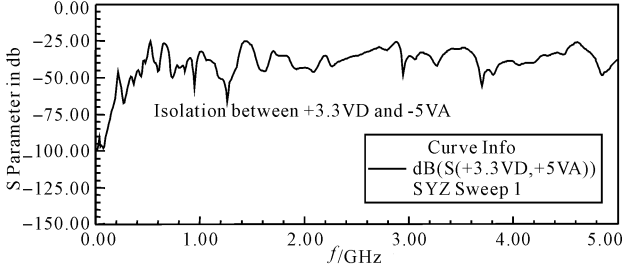


(b)添加去耦电容消除谐振

图 4 PCB 上分布 RLC 元件对谐振模式的影响



(a)由 S 参数考查两信号线之间的串扰与反射



(b)由 S 参数考查+3.3 V 与 -5 VA 之间的隔离度

图 5 由 S 参数考查信号的反射、串绕和隔离度

添加电压探针 Probe,对该信号进行频率扫描,考查信号在探针处的电压摆幅,还可以观察在 PCB 板上激发的电场分布情况。如果某些频点上出现尖峰,说明加在该网络末端的电压探针探测到这些频点处由于信号(用激励源代替)激发了 PCB 谐振,造成信号线上电压的较大摆幅。对该 PCB 中模拟电路 +5 VA 电源模块与前置运算放大器电源脚之间进行传导干扰分析时测

得的波形如图 6 所示,该电压源会在 360 MHz 时激发 PCB 谐振,电压达到 20 V,产生 EMI 辐射。但本电压源的实际工作频率为 125 kHz,远小于激发谐振的频率,所以 PCB 上不用改动。

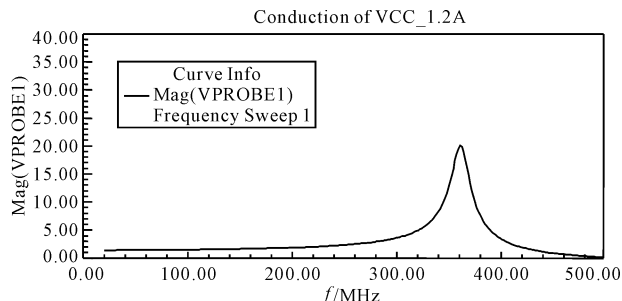


图 6 对 +5 V 电源进行传导干扰分析的波形

最后,本研究对 PCB 进行了远场辐射分析。为防止数字信号产生较强 EMI 辐射干扰临近的模拟电路模块,笔者对有效带宽 500 MHz 的 DATA7 信号线进行了远场辐射分析。SIwave 中,在 DSP 的 DATA7 PIN 脚上添加扫频源,进行远场解析,为模拟 3 米法测试的结果,可将无穷远处的 dB (MaxETotal) 仿真结果进行近似折算,改为 $B(\text{MaxETotal}/3) + 120$ 。仿真波形如图 7 所示,在 2 GHz 频带以下,辐射小于 80 dBuV/m,基本满足设计要求。

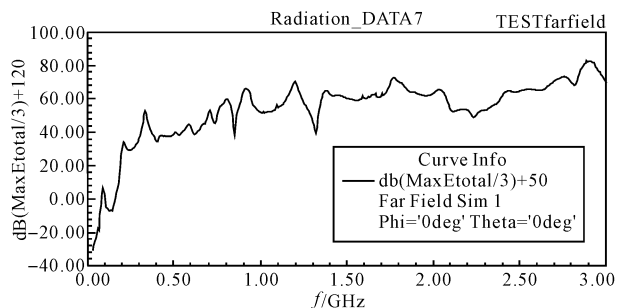


图 7 DATA7 信号线的远场辐射仿真波形

4 结束语

数模混合电路 PCB 的 EMI 抑制不是一个简单的流程,只有掌握了 EMI 干扰的源头和路径,通过对 PCB 的精心设计来控制分布参数、瞬态电压和电流路径,才能做出正确的对策。尽管相关技术的研究不断取得进展,但如何将它们有效应用于工程实践仍有很多问题需要进一步研究。本研究中讨论的设计原则与方法对混合电路 PCB 的设计具有一定的指导作用。

参考文献 (References):

- [1] 白同云. 电磁兼容设计实践[M]. 北京:中国电力出版社, 2007.
- [2] 黄盛林,姜海勋. 高速混合 PCB 板的电磁兼容设计[J]. 船电技术, 2005, 25(3): 14-17.
- [3] [美]伯格丁. 信号完整性分析[M]. 李玉山,李丽平,译. 北京:电子工业出版社, 2005.
- [4] ARCHAMBEAULT B R. 印刷电路板设计在真实世界里的 EMI 控制[M/OL]. [2009-09-20]. http://203.208.39.132/search?q=cache:BIZ0qnwh_KgJ:www.cndzz.com/down/down.asp%3Fid%3D66645%26no%3D1+%&cd=1&hl=zh-CN&ct=clnk&gl=cn&st_usg=ALhdy2-ZVcQ2H9CqhdKRDf1NntRCikJ8cQ.
- [5] 何宏,张宝峰,张大建,等. 电磁兼容与电磁干扰[M]. 北京:国防工业出版社, 2007.
- [6] WEILER A, PAKOSTA A. High-Speed Layout Guideline [R/OL]. [2009-09-20]. <http://application-notes.digchip.com/001/1-296.pdf>.
- [7] MIKE B, High Speed PCB Designs[EB/OL]. [2009-09-20]. http://www.ansoft.com/hsdforum/Mike_Brenneman_Anssoft.pdf.

[编辑:柴福莉]

迎合市场需求 促进企业发展—北方工业三展全新启航

2010年5月12~15日,北京中国国际展览中心即将举办2010国际现代工厂/过程自动化技术与装备展览会(以下简称:国际现代工厂自动化展)、北京国际动力传动与控制技术展览会(以下简称:国际动力传动展)和中国国际物料搬运与物流技术展览会(以下简称:中国物流展)。三展联动将汇集400多家展商在2万平方米的面积上全面展示工业自动化、动力传动和物流的领先产品与技术,带领中国北方工业再现辉煌。

国际现代工厂自动化展自1995年开始举办,经过多年的培育和发展,目前已成为中国北方具有特色和影响力的工业自动化专业品牌展会,为每年前来参展的境内外工业自动化企业搭建了展示最新产品和技术舞台。本次展会规模比之以往进一步扩大,海外展商比例高达50%,施耐德、倍加福、魏德米勒、保盟、苏州西门子、奥托尼克斯、宜科、皮尔磁、库伯勒、科尼威尔、意尔玛、倍福、康茂胜、万可等都将携其最新产品亮相。

2010北京国际动力传动展由中国液压气动密封件工业协会、中国机械通用零部件工业协会和汉诺威米兰展览(上海)有限公司共同主办。展会分为流体传动、机械传动、轴承和紧固件弹簧四大板块,派克汉尼汾、西德福、华德、榆次、力源、黎明、东山、速必得、奉化气动展团、阜新液压展团、SEW、西门子、诺德、住友、欧立恩拓、驿桥等行业内领先厂商全力出击,竞相展示各路产品与技术。

由中国机械工程学会和汉诺威米兰展览(上海)有限公司联合主办的2010中国物流展以创新、节能、环保的新技术新产品为展示重点,吸引来自国内外起重、货架、输送、搬运设备领域的优秀企业全面立体地展示各自的物流前沿产品,参加本次展会的知名展商还有:林德叉车、科朗叉车、友高、美科斯、如意、诺力、鼎虎、科盛、先锋、拜特、Vahle、北京起重运输机械设计研究院等。