

基于 Blackfin 的动态电源管理技术

项逢胜, 吴哲夫*, 林俊, 覃亚丽
(浙江工业大学 信息工程学院, 浙江 杭州 310023)

摘要: 针对在嵌入式系统开发中需要在提高性能和降低功耗之间找到平衡点的问题, 以 Blackfin 固有的动态电源管理技术为基础, 通过对工作电压和工作频率的调整, 实现了性能和功耗指标的平衡, 并通过一个语音信号滤波实时任务对此进行了验证。实验结果表明, 动态电源管理技术在不降低整体性能的情况下, 针对不同的处理任务设定相应的工作电压和频率, 可以有效地降低功耗, 为 Blackfin 的低功耗设计提供了参考。

关键词: Blackfin; 功耗; 动态电源管理; 实时任务

中图分类号: TP274

文献标识码: A

文章编号: 1001-4551(2010)05-0064-04

Dynamic power management technology on Blackfin processor

XIANG Feng-sheng, WU Zhe-fu, LIN Jun, QIN Ya-li

(College of Information Engineering, Zhejiang University of Technology, Hangzhou 310023, China)

Abstract: Aiming at the tradeoff between improving the performance and reducing the power consumption in the embedded system design, the dynamic power management technique in Blackfin processor was introduced, and a real-time task of audio signal filter was designed as the example of realization. The result shows that this technique can reduce the power consumption to a great extent without compromising the performance, which provides a reference for the low power Blackfin system design.

Key words: Blackfin; power consumption; dynamic power management; real-time task

0 引言

随着嵌入式系统技术的发展, 系统的集成度日益提高。对系统设计者在系统设计过程中提出了新的挑战, 不仅要考虑系统性能, 还要考虑如何通过一定的策略降低系统的整体功耗。特别是对便携性要求很高的嵌入式设备, 一般都是使用电池向系统供电, 这就对电源管理提出了更高的要求。大量研究表明, 系统处理器空闲的时间占整个运行时间的比例相当大, 所以在系统设计中, 提出了一种“动态电源管理 DPM(Dynamic Power Management)”的概念。DPM 技术能够提供一种操作系统级别的电源管理能力, 包括 CPU 工作频率和工作电压、外部总线时钟频率、外部设备时钟/电源的动态调节和管理功能。用户可以通过软件根据系统工作负载的变化情况, 有选择地将系统资源设置为低

功耗模式, 从而达到降低系统功耗的目的。从本质上来讲, DPM 技术能在系统的功耗和性能之间引入一种新的平衡。

本研究旨在利用 Blackfin DSP 系列产品固有的动态电源管理能力, 探讨在新一代处理器中实现 DPM 的方法。为此, 本研究在 ADSP-BF533 的系统平台上, 设计一种针对不同的实时处理任务、动态调节电压和频率的方法, 从而在不降低整体性能的条件下, 达到降低功耗的目的。

1 Blackfin 的动态电源管理

现代 DSP 的内部结构通常包含 CMOS 电路。众所周知, 芯片的动态功耗与工作电压的平方成正比, 与工作频率成正比, 即:

$$P_{dyn} \propto C_L V_{DDf}^2 f_{core} \quad (1)$$

收稿日期: 2009-10-09

作者简介: 项逢胜(1986-), 男, 浙江乐清人, 主要从事嵌入式视频监控方面的研究. E-mail: xfs2004@yahoo.com.cn

通信联系人: 吴哲夫, 男, 副教授. E-mail: wzf@zjut.edu.cn

式中 C_L —负载电容; V_{DD} —供给电压; f_{core} —内核工作频率。

所以,降低 f_{core} 可以线性地降低动态功耗,而降低 V_{DD} 可以呈平方地降低功耗^[1]。

Blackfin 是 ADI 公司生产的,具有双 16-bit-MAC 和双 40-bit-ALU 的定点数字信号处理器。BF-533 是该系列中的一种型号,它的外部供给电压是 2.25 V ~ 3.6 V,通过片上的电压调节器可以产生 0.8 V ~ 1.2 V 的内部电压。通过对电压调节寄存器 (VR_CTL) 的设置,可以实现内部电压 50 mV 的每级增量。

在 Blackfin 处理器中,有一个专门的内核时钟 (CCLK) 和系统时钟 (SCLK) 产生单元,如图 1 所示。

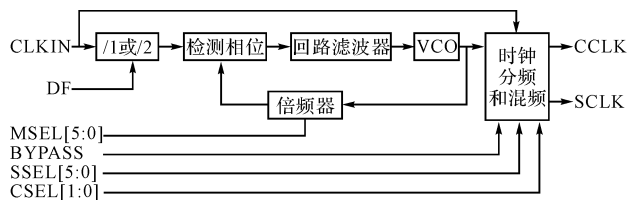


图 1 Blackfin 处理器时钟产生框图

从图中可以看出,Blackfin 用一个带可编程时钟分频器的锁相环 (PLL) 来设置内核和系统时钟频率。锁相环电路通过负反馈,使得回路滤波器输出频率固定在 $VCO = N \times CLKIN$ 。VCO 通过分频和混频就可以得到 CCLK 和 SCLK,具体的分频比率可以通过设置倍频寄存器 (PLL_DIV) 中的 CSEL (2 bits) 和 SSEL (4 bits) 得到^[2-3]。

Blackfin DSP 具有 4 种不同的工作模式 (对应于 4 种不同的功耗分析),以提供可选的性能和功耗特性。每种模式的工作特性如表 1 所示^[4]。

表 1 工作特性

| 工作模式 | 内核时钟 | 系统时钟 | 功耗节省 |
|----------------|------|------|------|
| 全速工作 | 允许 | 允许 | 最小 |
| 有效工作 (PLL 被旁路) | 允许 | 允许 | 中等 |
| 休眠 | 禁止 | 允许 | 大 |
| 深度休眠 | 禁止 | 禁止 | 最大 |

2 动态调节电压和频率

由式(1)可知,功耗主要由时钟频率和电压决定。改变时钟频率 (CCLK) 会影响处理速度。如果频率快,完成一个给定的处理任务的时间会缩短,这样处理器就会出现较长时间空闲状态,这时候就可以把硬件设为工作在休眠模式,但是因为漏极电流的存在还会有能量的消耗。较好的方法是在降低时钟频率并在任务需要的时间周期内完成给定任务的同时,尽可能地缩短空闲时间,并把工作电压降低到支持该时钟频

率的值,这样就能大大降低功耗。

为了在实时系统中实现电压和频率的动态调节,需要考虑处理一个实时任务的极限 (deadline) 和执行 (execution) 时间。极限时间可以定义为完成一项任务必需的时间,而执行时间定义为完成任务实际花费的时间。

在事件触发 (event-triggered) 的系统中,一个任务的极限时间是当下一个任务请求到来时所必需的时间。在本研究中,使用 DMA 的方式在外设和内存之间传输数据,没有设定中断的优先级。所以,在每一次 DMA 完成数据传输后就会有新的任务请求。对于音频信号处理,DMA 是在处理器和声卡之间传输数据。

对于每一个音频采样,包括两对立体声,需要 $4 \times N$ Bytes,其中, N 用缓冲区的数据类型决定 (对于整数, $N=4$)。在本研究中,采样数是 32,类型是短整形 (short integer, $N=2$),这样就占据了 256 Bytes 的内存空间。DMA 的采样频率固定在 48 kHz。所以,极限时间可计算如下:

$$t_{deadline} = N_{sample} / f_{codec} = 32 / 48\,000 = 666.67 \mu s \quad (2)$$

在实际的应用中,极限时间可由极限周期数表示:

$$n_{deadline} = t_{deadline} / f_{core} \quad (3)$$

对于给定的采样频率和采样长度,极限时间通常是固定的,而极限周期数会随着内核周期的改变而改变。为了保证实时处理的要求,最大的执行时间必须接近最坏情况 (worst-case) 执行时间 (WCET),也就是极限时间。对于给定的任务,执行周期通常是固定的,然而执行时间决定于内核时钟频率。换句话说,执行周期可以实时地得到,本实验中用如下的代码可以得到:

```
Process_Task()
{
    exeCycleBegin = sysreg_read(reg_CYCLES);
    Process_Data();
    exeCycleEnd = sysreg_read(reg_CYCLES);
    exeCycleCount = exeCycleEnd - exeCycleBegin;
}
```

基于 $t_{deadline}$ 和执行周期 (N_{exe_cycle}) 的固定性,对于给定的任务,合适的工作频率可用下式计算:

$$f_{core} = (1 + a) \times N_{exe_cycle} / t_{deadline} \quad (4)$$

其中, a 是一个任意的数,用来修正处理器额外的开销,比如处理控制和中断任务等。

以上对频率的计算是假定任何值都能取到的,然而因为锁相环倍频率的限制,本研究只能把频率值分成几个区间,每一组都含有互不重叠的频率成分。频率的计算值落入哪个区间,内核电压就可以随着处理器自动调整而运行在何种频率。对于不同频率所需要

的最小内核电压如表 2 所示。

表 2 BF533 的内核时钟参数

| 参数 | 最小值/ns |
|--|--------|
| t_{CCLK} Core Cycle Period($V_{DDINT} = 1.2\text{ V}$) | 1.67 |
| t_{CCLK} Core Cycle Period($V_{DDINT} = 1.1\text{ V}$) | 2.10 |
| t_{CCLK} Core Cycle Period($V_{DDINT} = 1.0\text{ V}$) | 2.35 |
| t_{CCLK} Core Cycle Period($V_{DDINT} = 0.9\text{ V}$) | 2.66 |
| t_{CCLK} Core Cycle Period($V_{DDINT} = 0.8\text{ V}$) | 4.00 |

Blackfin 处理器提供了一个电压选择控制器,把外部电压调整为不同的级别供给内核。控制寄存器(VR_CTR)中的 4-bit 内部电压等级调节位(VLEV)提供了 10 种不同的电压值,相对应的电压值如表 3 所示。

表 3 VLEV 位对应的电压值

| VLEV | 电压值/V |
|------|-------|
| 0110 | 0.85 |
| 0111 | 0.90 |
| 1000 | 0.95 |
| 1001 | 1.00 |
| 1010 | 1.05 |
| 1011 | 1.10 |
| 1100 | 1.15 |
| 1101 | 1.20 |
| 1110 | 1.25 |
| 1111 | 1.30 |

电压和频率调节前后的功耗比较如下:

$$P_{\text{reduction}} = \frac{P_{\text{initial}} - P_{\text{adjust}}}{P_{\text{initial}}} \times 100\% \quad (5)$$

式中 $P_{\text{reduction}}$ —功耗节省的百分比; P_{initial} —初始的功耗; P_{adjust} —经过电压和频率调整后的功耗。

假定处理器在一个任务期的功耗是常数,则式(5)可以表示为:

$$P_{\text{reduction}} = \left(1 - \frac{P_{\text{adjust}}}{P_{\text{initial}}}\right) \times 100\% = \left(1 - \left(\frac{V_{\text{adjust}}}{V_{\text{initial}}}\right)^2 \times \frac{f_{\text{adjust}}}{f_{\text{initial}}}\right) \times 100\% \quad (6)$$

式(6)再次表明了电压和频率的调整对节省功耗的线性和平方的关系。

3 实 验

为了验证上面讨论方法的可行性,本研究在 BF533 EZ Kit 开发板上编写了一个简单的可变长度的 FIR 处理音频的任务。通过按键,可以选择 FIR 滤波

器的长度,有:32、128、512、1 024。实验表明,为达到节省功耗的目的,对于不同的任务,必须有相对应的工作电压和频率^[5-8]。

每个音频采样的 DMA 块的长度是 32,采样率是 48 kHz,由式(2)计算得到的极限时间为 666.67 μs 。本研究在实验中预设了 16 个频率区间供选择,每个区间的极限周期可以通过式(3)计算得到(实验中,把式(4)中的 a 设定为 0.07)。

4 结果与讨论

不同滤波器长度需要的执行周期如表 4 所示。

表 4 不同的滤波器长度对应的执行周期及相应的频率和电压

| 滤波器长度 | 执行周期 | 频率值/MHz | 电压值/V |
|-------|---------|---------|-------|
| 32 | 13 922 | 33.75 | 0.9 |
| 128 | 39 083 | 67.5 | 0.9 |
| 512 | 138 476 | 270 | 0.9 |
| 1 024 | 269 601 | 459 | 1.0 |

如果没有频率调整,对于不同的滤波器长度,本研究把时钟频率都设为 459 MHz,以保证最坏情况任务(1024-tap FIR)正确执行。

应用式(6),就能够计算出使用频率和电压调节方法后的功耗节省。因为 1024-tap FIR 的任务并没有进行调整,所以作为初始情况,此时工作电压是 1.0 V,工作频率是 459 MHz。其他情况的功耗节省情况如表 5 所示。

表 5 不同的滤波器长度的功耗节省情况

| 滤波器长度 | 功耗节省率/(%) |
|-------|-----------|
| 32 | 94.0 |
| 128 | 88.1 |
| 512 | 52.4 |

频率调整后执行周期和极限周期之间的比较如图 2 所示。从图中可以看出,执行周期和极限周期之间的差距不大,也就是说处理器并没有太多的空闲时间,这样就使得处理器工作在低速率,从而降低了功耗。

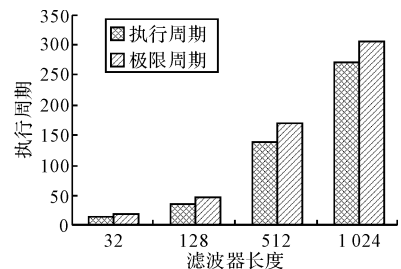


图 2 执行周期与极限周期之间的比较

实验室进行分析,处理事件周期过长”的缺陷,为分析、处理突发性环境污染事件提供更加及时的数据,为上级快速锁定重点防护区域和流域,为人员疏散、撤离提供决策帮助。

3 结束语

在本研究中,笔者将 ZigBee 技术应用到污染源应急监测系统中,采用星型网络拓扑结构,经测试,在无干扰的空旷环境中,节点间通信距离可以达到 45 m ~ 60 m 左右,并且能够可靠地传输传感数据,设计的系统能够满足对监测区域内各监测点污染源数据进行采集的要求,系统中节点移动后(比如在监测水体污染的情况)网络依旧能够保持良好的连通性,保证了数据的稳定性和可靠性。

参考文献 (References) :

[1] 李国刚. 环境化学污染事故应急监测技术与装备[M]. 北京:化学工业出版社,2005.
 [2] ZigBee Alliance. ZigBee Overview[EB/OL]. [2006-11-12]. <http://www.zigbee.org>.

[3] IEEE Std802.15.4-2003 Part 15.4: Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications For Low-Rate Wireless Personal Area Networks (LR2 WPANs) [S]. New York: Institute of Electrical and Electronic Engi2neers Inc.,2003.
 [4] TEXAS INSTRUMENTS Inc.. A True System-on-Chip solution for 2.4 GHz IEEE 802.15.4/ZigBee (TM) [EB/OL]. [2007-06-06]. <http://focus.ti.com/cn/cn/lit/ds/symlink/cc2430.pdf>.
 [5] 尹航,张奇松,程志林. 基于 ZigBee 无线网络的温湿度监测系统[J]. 机电工程,2008,25(11):20-23.
 [6] 蔡雨楠,王福豹,严国强. 基于数据服务和能量控制的 Zigbee 路由策略研究[J]. 计算机测量与控制,2008,16(10):1489-1492.
 [7] 李晓卉,方康玲,张亮. 基于 ZigBee 的室内气体污染监测系统的设计[J]. 湖南工业大学学报,2008,22(5):105-108.
 [8] LIN Shi-zhuang, LIU Jing-yu, FANG Yan-jun. ZigBee based Wireless Sensor Networks and Its Applications in Industrial[C]//Proceedings of the IEEE International Conference on Automation and Logistics,2007:18-21.

[编辑:李 辉]

(上接第 66 页)

5 结束语

本研究分析了一种通过自适应调节频率和电压的方法,并在 Blackfin 处理器上达到了节省功耗的目的。这种方法适用于极限时间相对不变的事件触发系统。在实现过程中,本研究利用了几个 Blackfin 处理器的特点,首先是极限时间取决于 DMA 传输的长度和速率,其次是不不断的追踪任务的执行周期,并与极限情况相比较,而且频率和电压的调节是在基于对任务需求的计算上达到的。实验结果表明,执行周期和极限情况相对接近,也就是说功耗的浪费并不多。

参考文献 (References) :

[1] GAN W, KUO S M. Embedded Signal Processing with the Micro Signal Architecture[M]. Hoboken, New Jersey: John Wiley & Sons, Inc.,2006.

[2] 陈峰. Blackfin 系列 DSP 原理与系统设计[M]. 北京:电子工业出版社,2004.
 [3] 丁玉美,高西全. 数字信号处理[M]. 2 版. 西安:西安电子科技大学出版社,2001.
 [4] Analog Devices Inc.. ADSP-BF533 Blackfin Booting Process (EE-240)[M]. Analog Devices Inc.,2006.
 [5] Analog Devices Inc.. ADSP-BF533 Blackfin Processor Hardware Reference[M]. Analog Devices Inc.,2006.
 [6] Analog Devices Inc.. ADSP-BF53x/BF56x Blackfin Processor Programming Reference[M]. Analog Devices Inc.,2006.
 [7] Analog Devices Inc.. Using the Dynamic Power Management Functionality of the ADSP-BF535 Blackfin Processor (EE-172)[M]. Analog Devices. Inc.,2003.
 [8] 汪小会. 基于电源管理技术降低嵌入式系统功耗的研究[J]. 电子工程师,2007,33(9):60-62.

[编辑:柴福莉]